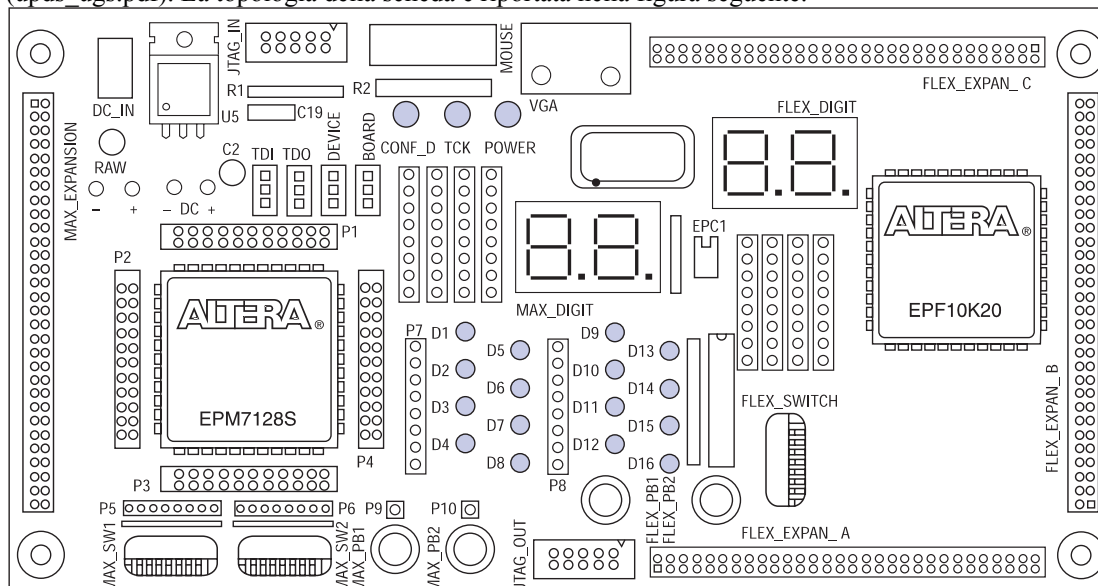


Compilazione di un progetto VHDL per la scheda Altera UP1

Nel seguito sono descritte le procedure operative necessarie per programmare la scheda Altera UP1 a partire da una descrizione VHDL.

Scheda UP1

La scheda UP1 è descritta completamente nei documenti “University Program Design Laboratory Package User Guide” (univ.pdf) e “University Program Design ... User Guide Supplement” (upds_ugs.pdf). La topologia della scheda è riportata nella figura seguente.



Topologia della scheda UP1

Di seguito si riportano solo le caratteristiche più importanti utilizzate nell'esercitazione. La scheda permette di realizzare progetti basati su due diversi componenti Altera: un EPM7128SLC84-7 e un EPF10KRC240-4. Nell'esercitazione si utilizza solo il primo componente, si tralascia quindi di descrivere le funzioni relative al componente serie 10K. Il data-sheet del 7128S si trova nel file M7000.pdf. Le sezioni utilizzate della scheda sono descritte di seguito.

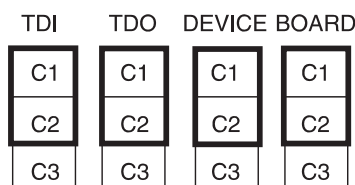
Connettore di alimentazione

Al connettore di alimentazione (jack marcato “DC IN” in alto a sinistra”) deve essere collegata una tensione di 7,5V ottenuta da una sezione dell'alimentatore triplo presente sul banco. Prestare attenzione alla polarità che deve ovviamente essere rispettata. Seguire le indicazioni date in proposito da docente o coadiutore.

Connettore J-TAG

Il connettore J-TAG permette di programmare i dispositivi presenti sulla scheda tramite un cavo, denominato “Byte-Blaster”, collegato alla porta parallela del PC.

Prestare attenzione alla disposizione di un gruppo di quattro jumper posti sotto al connettore che permettono di scegliere quale componente programmare e in che modo. I quattro jumper (denominati TDI, TDO, DEVICE e BOARD), devono essere tutti inseriti e disposti nella posizione più vicina al connettore J-TAG, come nella figura seguente.



Disposizione dei jumper per programmare correttamente la 7128S

Pulsanti

I due pulsanti, denominati MAX_PB1 e MAX_PB2, sono collegati ai connettori P9 e P10. I segnali corrispondenti sono a livello logico basso quando i pulsanti sono premuti. Dai due connettori occorre cablare la connessione ai piedini della 7128S cui il sistema assegnerà in modo automatico ed ottimizzato gli ingressi corrispondenti, utilizzando i cavetti per collegamenti normalmente utilizzati per le basette bianche.

Tutti i piedini utente della 7128S sono disponibili sui piedini dei connettori P1, P2, P3 o P4 secondo la tabella seguente.

Corrispondenza tra i piedini della 7128S e connettori P1, P2, P3 e P4							
P1		P2		P3		P4	
Esterno	Interno	Esterno	Interno	Esterno	Interno	Esterno	Interno
75	76	12	13	33	34	54	55
77	78	14	15	35	36	56	57
79	80	16	17	37	38	58	59
81	82	18	19	39	40	60	61
83	84	20	21	41	42	62	63
1	2	22	23	43	44	64	65
3	4	24	25	45	46	66	67
5	6	26	27	47	48	68	69
7	8	28	29	49	50	70	71
9	10	30	31	51	52	72	73
11	X	32	X	53	X	74	X

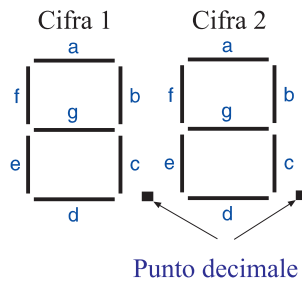
Nota: interno si riferisce alla fila di piedini del connettore più vicina alla EPM7128S

DIP-Switch

Sulla scheda è presente due banchi di 8 interruttori (MAX_SW1 e MAX_SW2) che generano, a seconda della posizione, un 1 logico o uno zero logico. Anche questi dispositivi non sono collegati in modo fisso alla logica programmabile, ma devono essere cablati opportunamente, come nel caso dei pulsanti, a partire dai connettori P5 e P6.

Display a sette segmenti

I display a sette segmenti sono collegati direttamente alla 7128S. Non è quindi necessario utilizzare dei cavetti di collegamento, ma occorre specificare in MAXPLUS2 i piedini cui collegare le uscite corrispondenti del dispositivo. I display accettano dei segnali attivi bassi. Questo vuol dire che per accendere un segmento, bisogna porre a zero logico l'uscita corrispondente. La mappatura tra piedini della 7128S e display è descritta nella figura seguente.



Mappa delle connessioni tra i display e la 7128S		
Segmento del Display	Piedino per cifra 1	Piedino per cifra 2
a	58	69
b	60	70
c	61	73
d	63	74
e	64	76
f	65	75
g	67	77
Punto decimale	68	79

Clock

La scheda UP1 dispone di un generatore di clock quarzato a frequenza di 25,175 MHz, collegato al piedino 83 della 7128S (piedino dedicato GCLK1). Se non si vuole utilizzare il segnale del quarzo come clock, occorre assegnare il segnale di clock al pin 2 del dispositivo (piedino dedicato GCLK2).

Compilazione del progetto

Il file contenente il programma in VHDL può essere scritto con qualunque editor di testi, purché non inserisca caratteri di controllo nel testo (es. Notepad, edit del DOS ecc.). L'editor del sistema MAXPLUS2 ha alcuni vantaggi in quanto colora in modo diverso le parole chiave, i commenti ed i caratteri vietati nella descrizione. Per poter essere accettato dal compilatore Altera, il file in VHDL deve contenere una sola Entity, il cui nome deve essere uguale al nome del file. L'estensione del file deve essere .VHD.

Per procedere alla compilazione del progetto occorre effettuare i passi seguenti:

1. Creare, se non esiste, sul disco C: del computer la directory C:\01AUJ_x, in cui x=1 per squadra del mercoledì 10.30-12.30, x=2 per squadra del mercoledì 12.30-14.30 e x=3 per squadra del venerdì.
2. Copiare il file con la descrizione del progetto nella directory di cui al punto 1, se lo si è già sviluppato prima dell'esercitazione.
3. In ogni caso, ogni file necessario per l'esercitazione DEVE risiedere nella directory di cui al punto 1.
4. Entrare nel sistema MAXPLUS2, cliccando con il mouse sull'icona corrispondente sul desktop del PC.
5. Se si aveva già il file del progetto, visualizzarlo utilizzando il menù **File -> Open...** e selezionando la directory ed il file copiato nel punto 2
6. Se il file deve essere creato, utilizzare il menù **File -> New...**, selezionando l'opzione **Text Editor File**. Salvare subito il file con il menù **File -> Save As...**, dando come estensione **.vhd**.
7. Editare il file se sono necessarie modifiche (non dovrebbero mai comparire scritte in rosso, tutte le parole chiave devono apparire in blu, i commenti e le stringhe assumono colore verde).
8. Definire il progetto: con la finestra di editing del file selezionata, attivare il menù **File -> Project -> Set Project to Current File**.
9. Quando il file sembra corretto, attivare il compilatore: menù **Max+plus II -> Compiler**. Questo attiva una finestra di monitoraggio della compilazione ed una di messaggi dove vengono riportati eventuali errori.

10. Con la finestra del compilatore selezionata, definire il dispositivo da utilizzare: menù **Assign -> Device...**; nella finestra selezionare come *device family* **MAX7000S** e come *device* **EPM7128SLC84-7**. Eventualmente deselezionare la check-box accanto alla scritta "*show only fastest speed grades*", se attiva.
11. Definire i piedini cui devono essere collegate le uscite dei display 7 segmenti e l'ingresso di clock (i piedini sono definiti nelle pagine precedenti): utilizzare il menù **Assign -> Pin, Location, Chip...** ; nella finestra relativa specificare:
 - il nome del segnale nella casella *Node name*;
 - il piedino cui deve essere collegato, nel riquadro *Chip resource*, alla voce *Pin*;
 - cliccare sul pulsante **Add** e ripetere la procedura per ogni segnale.
12. Terminata la fase di definizione, eseguire la compilazione, cliccando sul pulsante **Start** nella finestra del compilatore. In caso di errori compariranno dei messaggi nella finestra apposita. Molte volte è possibile richiedere al sistema di portarsi in editing sulla riga dove si è verificato l'errore, utilizzando il pulsante **Locate** dopo aver selezionato il messaggio.
13. Reiterare editing e compilazione fino ad ottenere un progetto funzionante. Le fasi di definizione non devono essere ripetute, vengono mantenute dal sistema a meno che non le si cancelli esplicitamente.
14. Quando la compilazione sia corretta, recuperare l'informazione sul posizionamento dei pin relativi ai pulsanti: visualizzare il report file, cliccando sul simbolo **rpt** che si trova sotto alla casella *Fitter* nella finestra del compilatore. Scorrere il file notando quante celle sono state utilizzate (all'incirca alla linea 40 del file) e la disposizione dei piedini. Per quest'ultima, data la mole di informazione presente nel file, la procedura più semplice è utilizzare la funzione di **Find (^F)** specificando il nome del piedino.

Completate con successo queste procedure, è possibile passare a verificare sulla scheda il funzionamento del circuito.

Programmazione e verifica

Il primo passo da effettuare è controllare che la scheda sia configurata e collegata come descritto nella sezione **Scheda UPI**.

Successivamente, devono essere collegati i pulsanti ai pin del dispositivo definiti al passo 14 della sezione precedente.

Occorre poi alimentare la scheda e quindi scaricare la configurazione nel dispositivo EPM7128S:

1. Nel sistema MAXPLUS2, attivare il programmatore: menù **Max+plus II -> Programmer**. Se compare una finestra in cui si richiede di specificare il tipo di hardware presente, specificare nella casella *Hardware Type*: la voce **ByteBlaster**.
2. Nella finestra del programmatore, cliccare sul pulsante **Program**. Durante la programmazione, si accenderà sulla scheda il LED TCK. Quando questo LED si spegne, la scheda è pronta a funzionare.
3. Provare a premere i tasti e a verificare se il funzionamento rispetta le specifiche di progetto. La parte più delicata generalmente è nel debounce dei pulsanti: se questo non è effettuato in modo efficace, la scheda sembra non rispondere o rispondere male ai comandi.
4. In caso di funzionamento non corretto, modificare il programma e riprogrammare il dispositivo. Per fare ciò non è necessario spegnere e riaccendere la scheda.