

CIRCUITO DI SAMPLE/HOLD

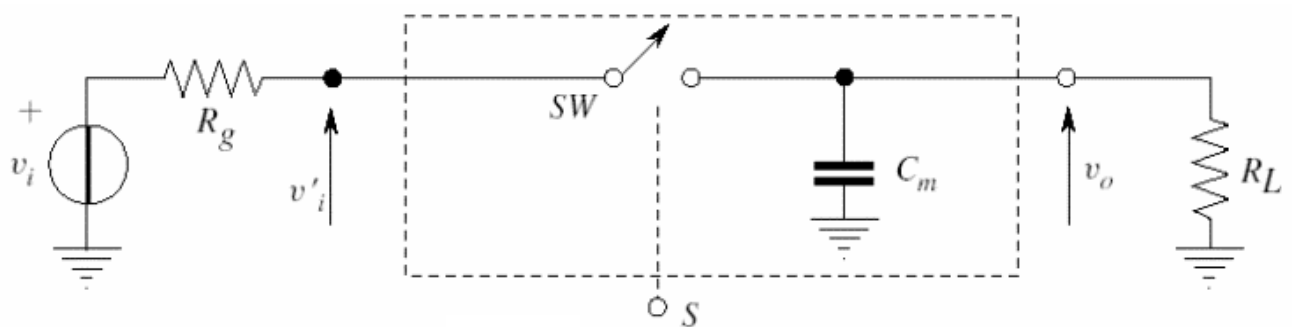


Fig. 1

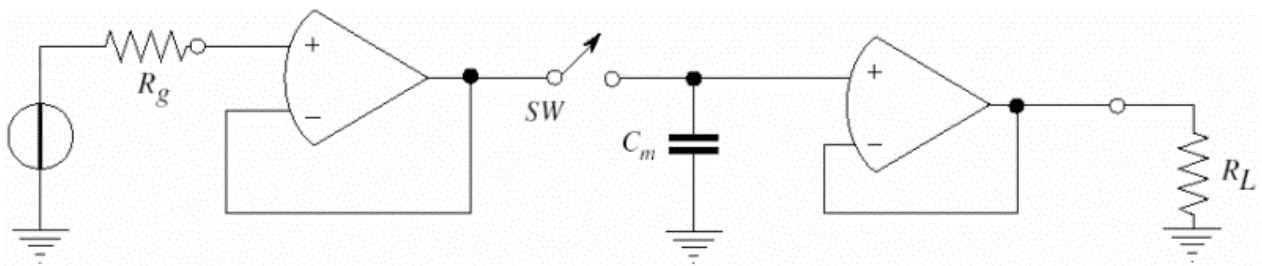
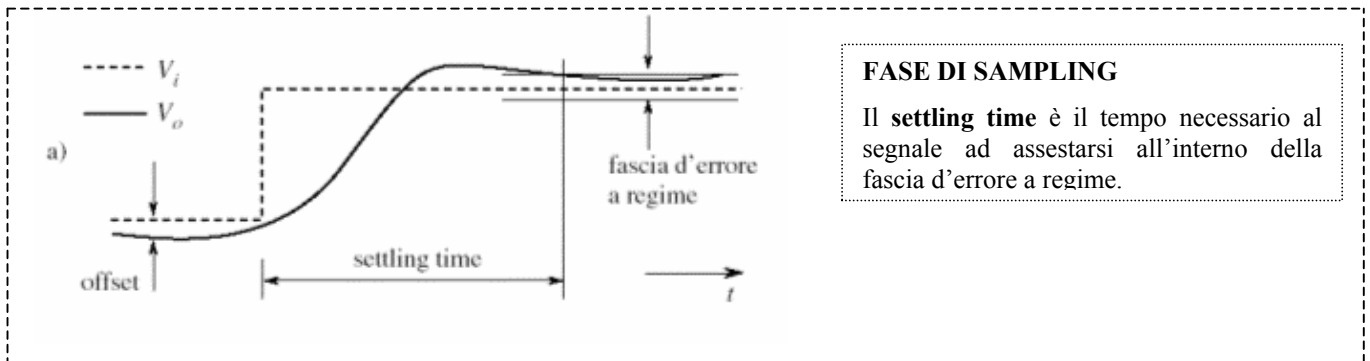


Fig. 2

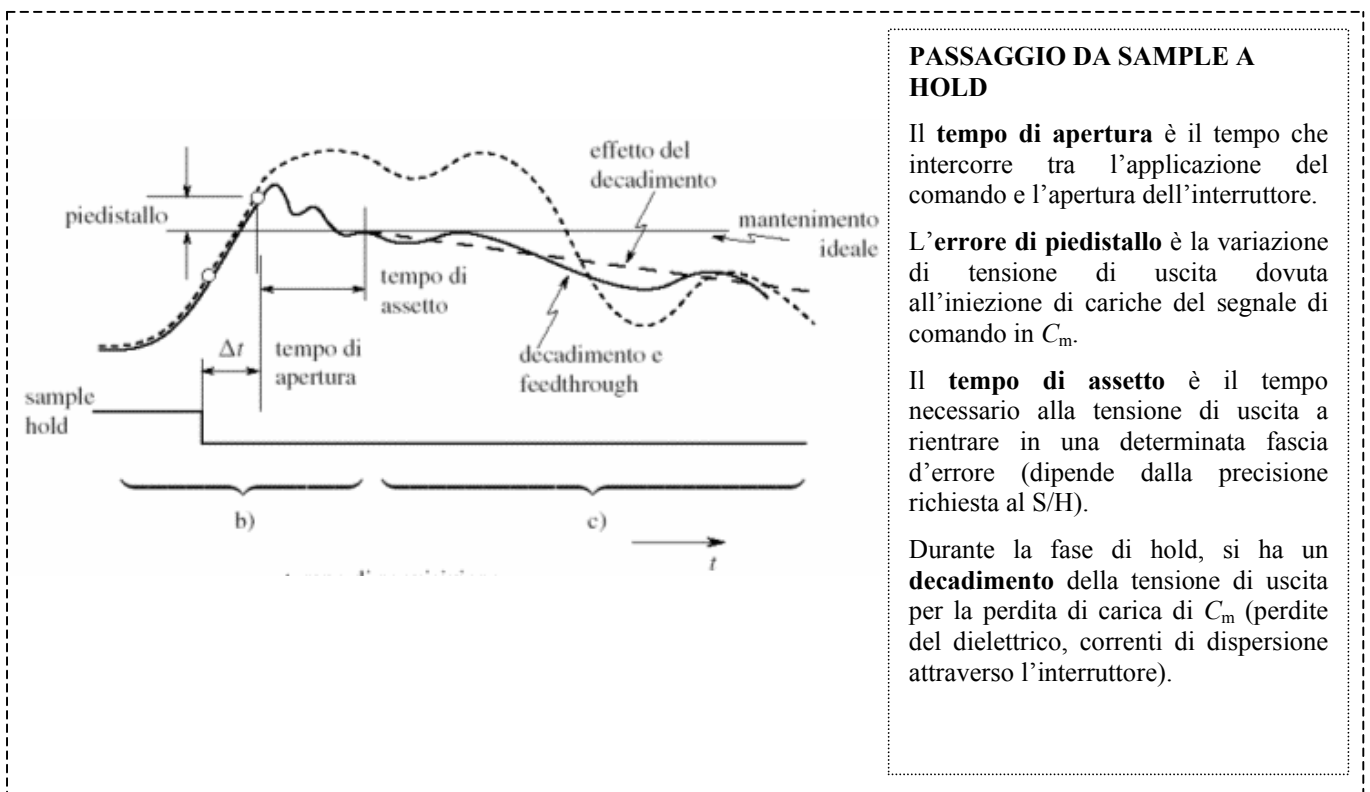
Nello schema di principio di fig.1, con l'interruttore chiuso (fase di sample) l'uscita insegue l'ingresso. A causa del rapporto di partizione tra R_g e R_L si ha un'attenuazione del segnale di uscita. In fase di mantenimento (hold), la corrente che circola su R_L dà luogo ad un decadimento del segnale campionato. Infine, nel passaggio da hold a sample, R_g si somma alla resistenza dell'interruttore facendo aumentare il tempo di acquisizione. Questi effetti possono essere attenuati utilizzando due inseguitori di tensione, come mostrato in fig.2.

CIRCUITO DI SAMPLE/HOLD



FASE DI SAMPLING

Il **settling time** è il tempo necessario al segnale ad assestarsi all'interno della fascia d'errore a regime.



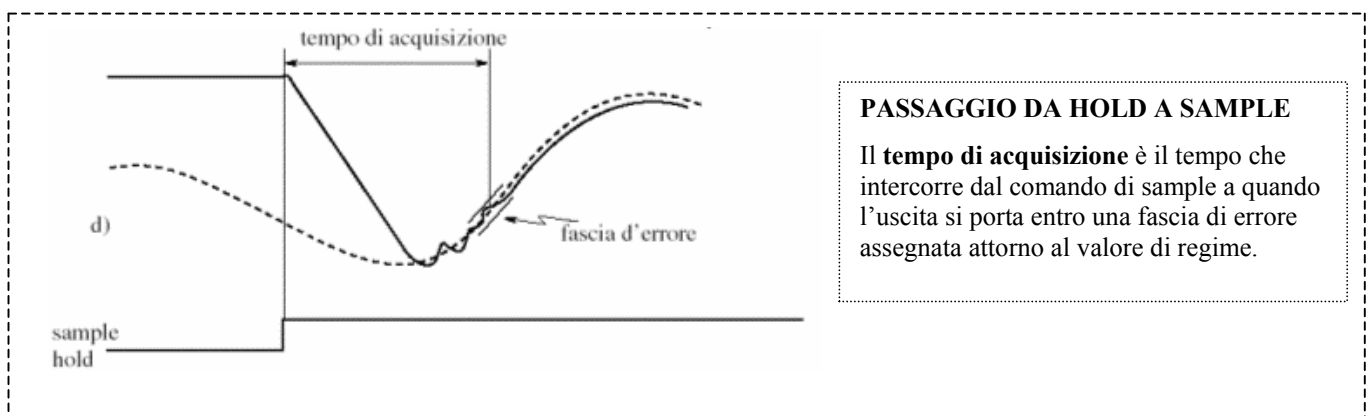
PASSAGGIO DA SAMPLE A HOLD

Il **tempo di apertura** è il tempo che intercorre tra l'applicazione del comando e l'apertura dell'interruttore.

L'**errore di pedistallo** è la variazione di tensione di uscita dovuta all'iniezione di cariche del segnale di comando in C_m .

Il **tempo di assetto** è il tempo necessario alla tensione di uscita a rientrare in una determinata fascia d'errore (dipende dalla precisione richiesta al S/H).

Durante la fase di hold, si ha un **decadimento** della tensione di uscita per la perdita di carica di C_m (perdite del dielettrico, correnti di dispersione attraverso l'interruttore).



PASSAGGIO DA HOLD A SAMPLE

Il **tempo di acquisizione** è il tempo che intercorre dal comando di sample a quando l'uscita si porta entro una fascia di errore assegnata attorno al valore di regime.