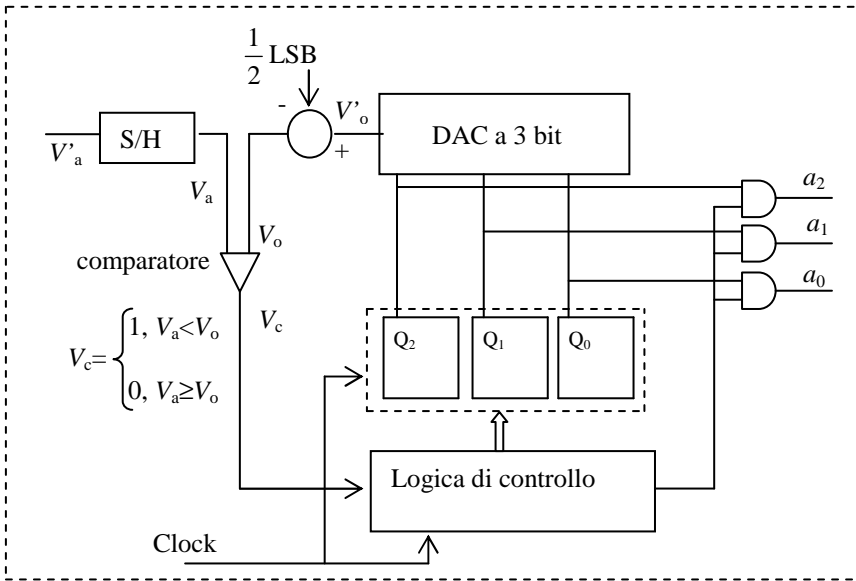


CONVERTITORE ANALGICO-DIGITALE AD APPROSSIMAZIONI SUCCESSIVE



Le fonti di errore sono il DAC e il comparatore. Il DAC trasferisce i suoi errori di guadagno, di offset e di non-linearità sulla caratteristica di conversione dell'ADC. Il comparatore introduce un offset tra V_a e V_o ; quest'offset rimane costante durante tutte le operazioni e rappresenta un errore di offset per l'ADC.

Il tempo di conversione è costante e pari a $(N+2)T_{clock}$. La massima frequenza di clock è limitata dai transistori all'uscita del DAC. Il convertitore ad approssimazioni successive dal punto di vista delle prestazioni si colloca in una fascia intermedia sia per risoluzione sia per velocità. Questa tecnica di conversione è ampiamente diffusa ed è usata in molti convertitori a 8 o 16 bit.

Sono necessari 5 impulsi di clock per eseguire la conversione.

- **1° impulso** - Il convertitore è inizializzato ponendo $Q_2=1$ e $Q_1=Q_0=0$.
- **2° impulso** - La tensione V_o , ottenuta convertendo in forma analogica il numero binario $Q_2 Q_1 Q_0$ e sottraendo $\frac{1}{2} LSB$, è confrontata con V_a . Se $V_a < V_o$, Q_2 è riportato a '0'; viceversa, se $V_a \geq V_o$, Q_2 viene lasciato ad '1'. Si pone, quindi, $Q_1=1$.
- **3° impulso** - Viene determinato il valore di Q_1 nel modo descritto nel punto precedente e si pone $Q_0=1$.
- **4° impulso** - Viene determinato il valore di Q_0 .
- **5° impulso** - Vengono abilitate le tre porte AND per la lettura del registro.

Esempio: $V_a=5,2V$; $V_{FS}=7V$; $1LSB=V_{FS}/7=1V$

