

# Progettazione di sistemi elettronici integrati

8 Aprile 2011  
Giovanni Naso

Signal Integrity

# Indice

Propagazione	Modello di interconnessione a costanti distribuite
	Resistenza equivalente di un driver CMOS
	Capacità di un carico MOS
	Resistenza di interconnessione
	Capacità di interconnessione
	Equivalent Load Length (ELL)
	Modelli di interconnessione a costanti concentrate
	paracap, prc e back annotazione
	Prestazioni di una linea di interconnessione
	modellistica con paracaps
	il ruolo della resistenza del driver
	il ruolo della lunghezza di interconnessione
	il ruolo della larghezza di interconnessione
	il ruolo della spaziatura
	Miglioramento del tempo di propagazione
	repeaters
	cascate di drivers
	Bibliografia relativa alla propagazione

## Indice (cont)

Accoppiamenti      Modello di interconnessione basato su paracap  
Organizzazione dei drivers con 3 inverters  
Il ruolo di VCC  
Il ruolo della spaziatura di interconnessione  
Il ruolo della larghezza di interconnessione  
Il ruolo del carico  
Accoppiamento e schermatura  
Accoppiamento e repeaters  
DRC per rilevare rischi di accoppiamento

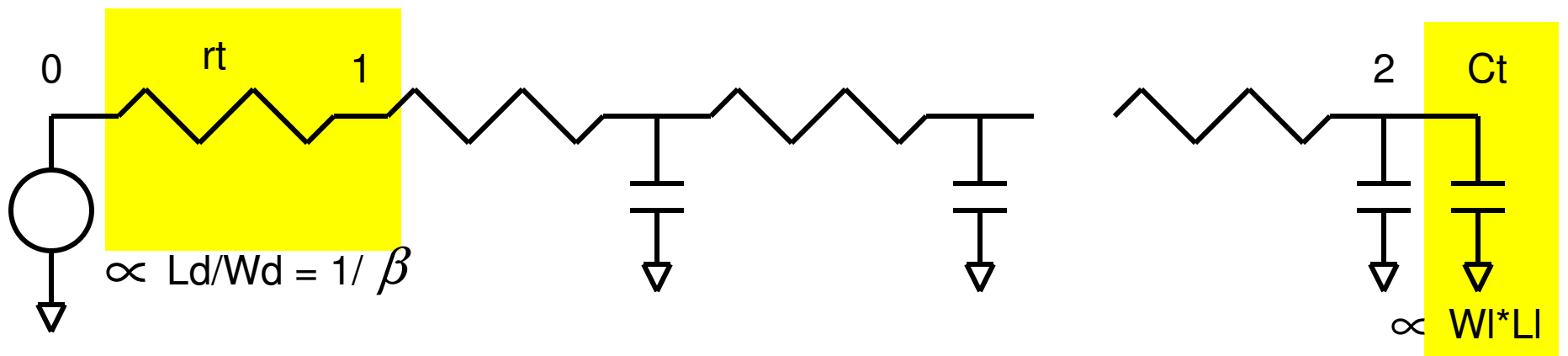
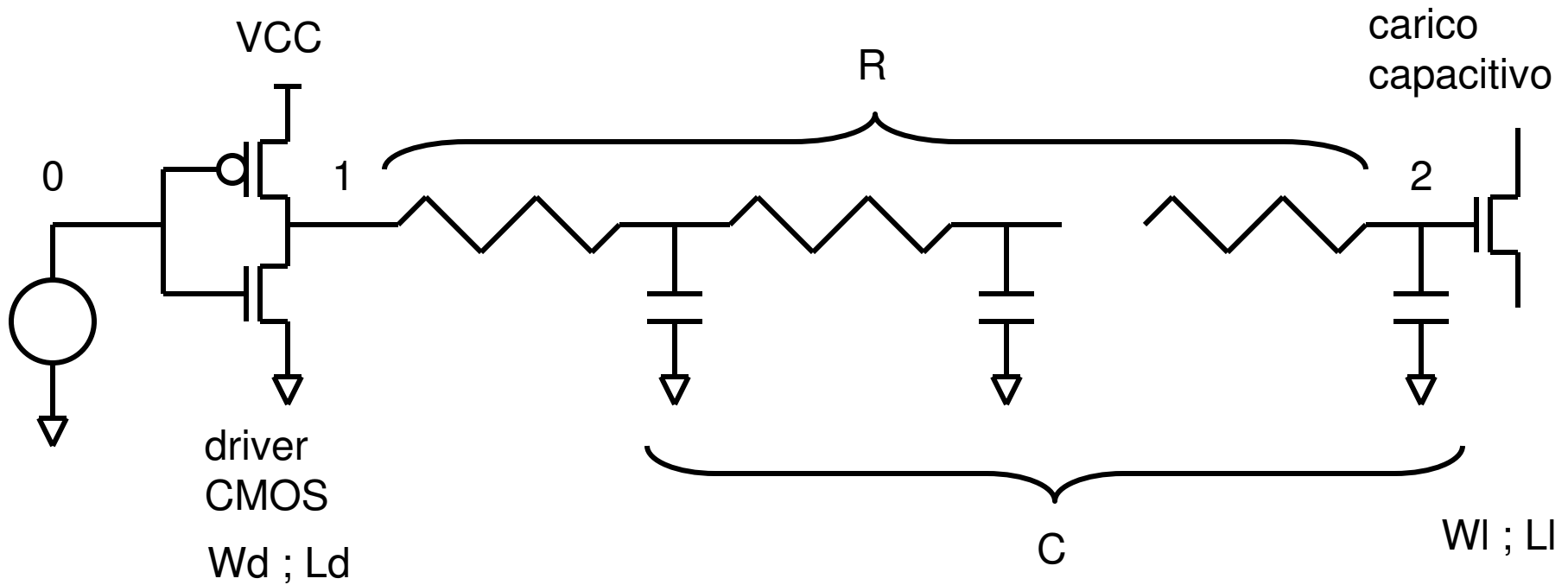
Linee guida per propagazione e accoppiamento

Tutorials relativi a signal integrity

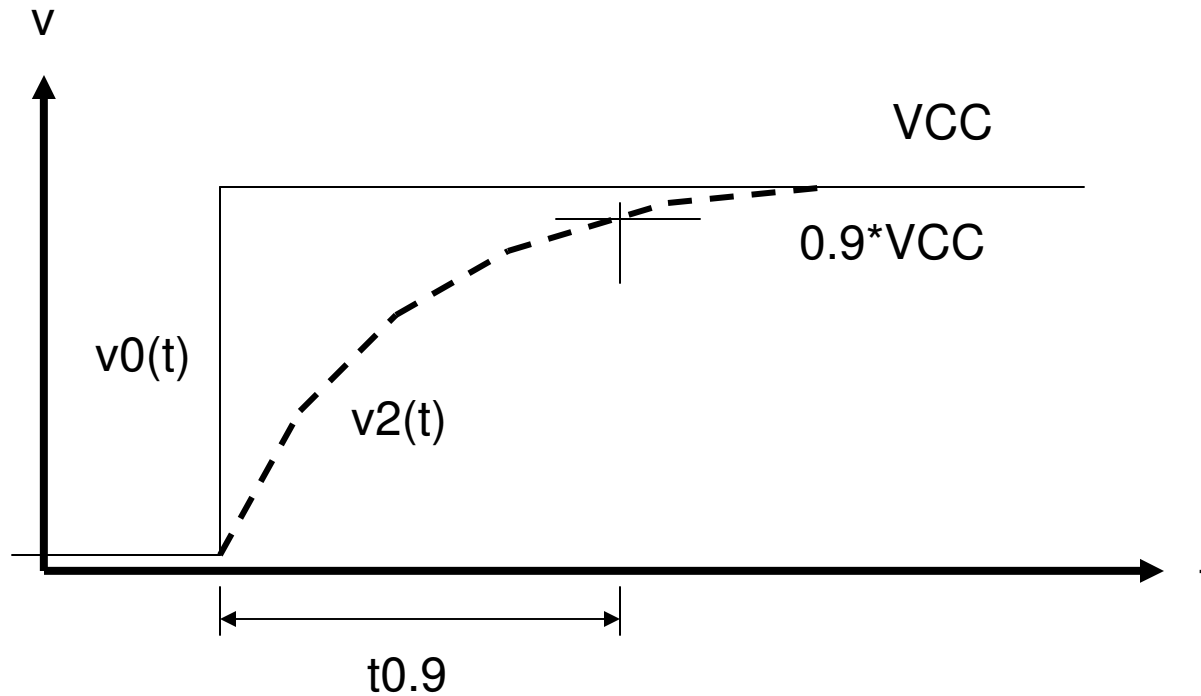
# PROPAGAZIONE

# Modello di interconnessione a costanti distribuite

[1 - p420,421][2 - p118,119]



## Modello di interconnessione a costanti distribuite (cont.)

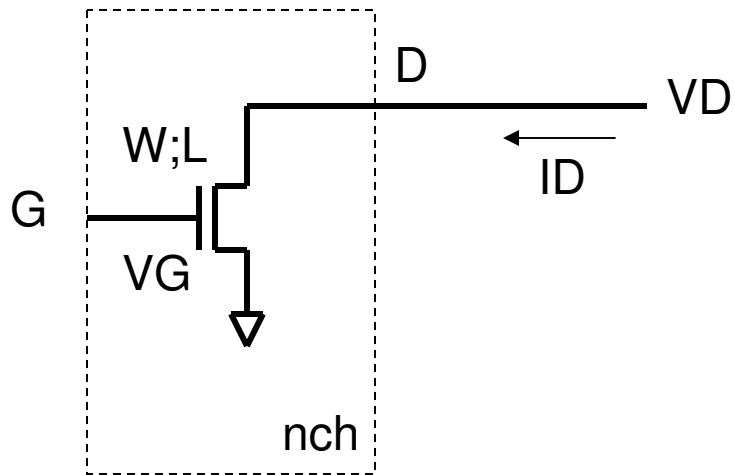



ritardo di Sakurai

errore  $< 4\%$

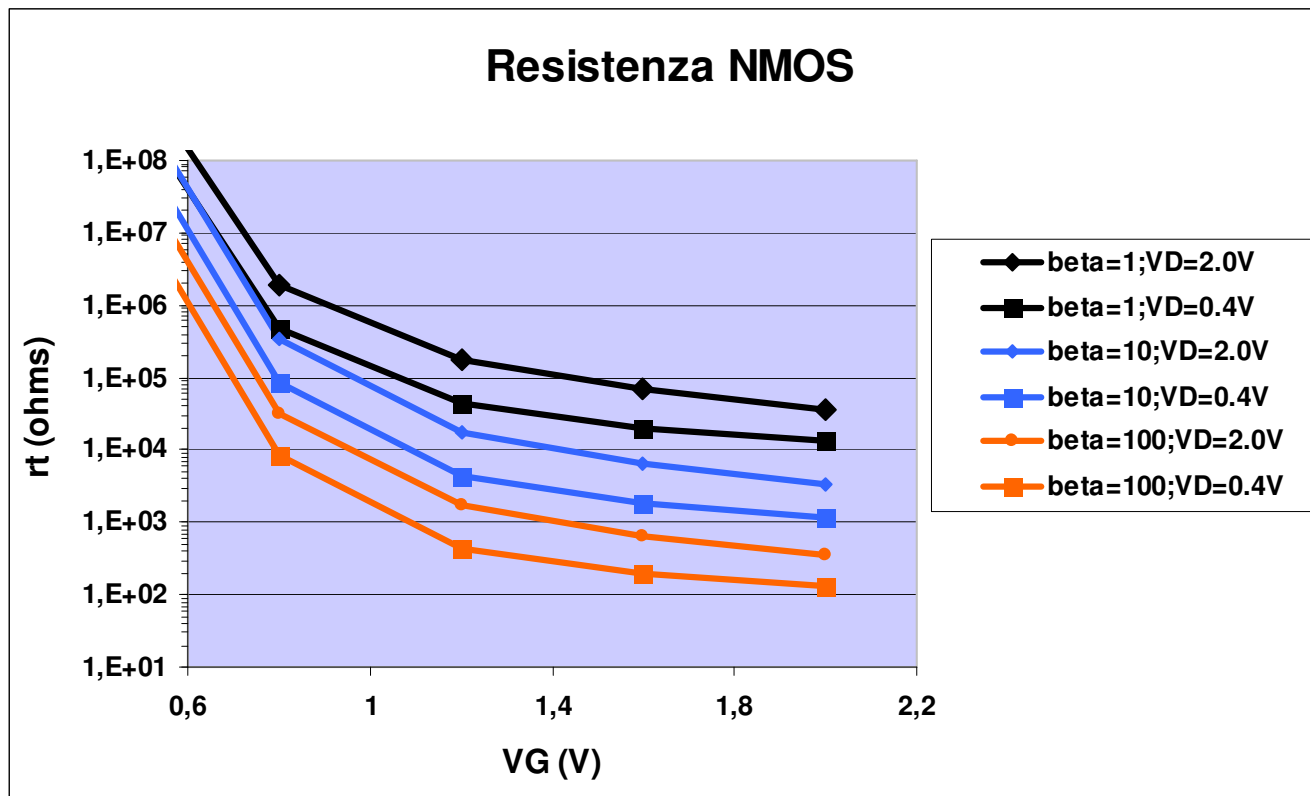
$$t_{0.9} = 1.02 \cdot RC + 2.21 \cdot [rt \cdot Ct + R \cdot Ct + C \cdot rt]$$

# Resistenza equivalente di un driver MOS



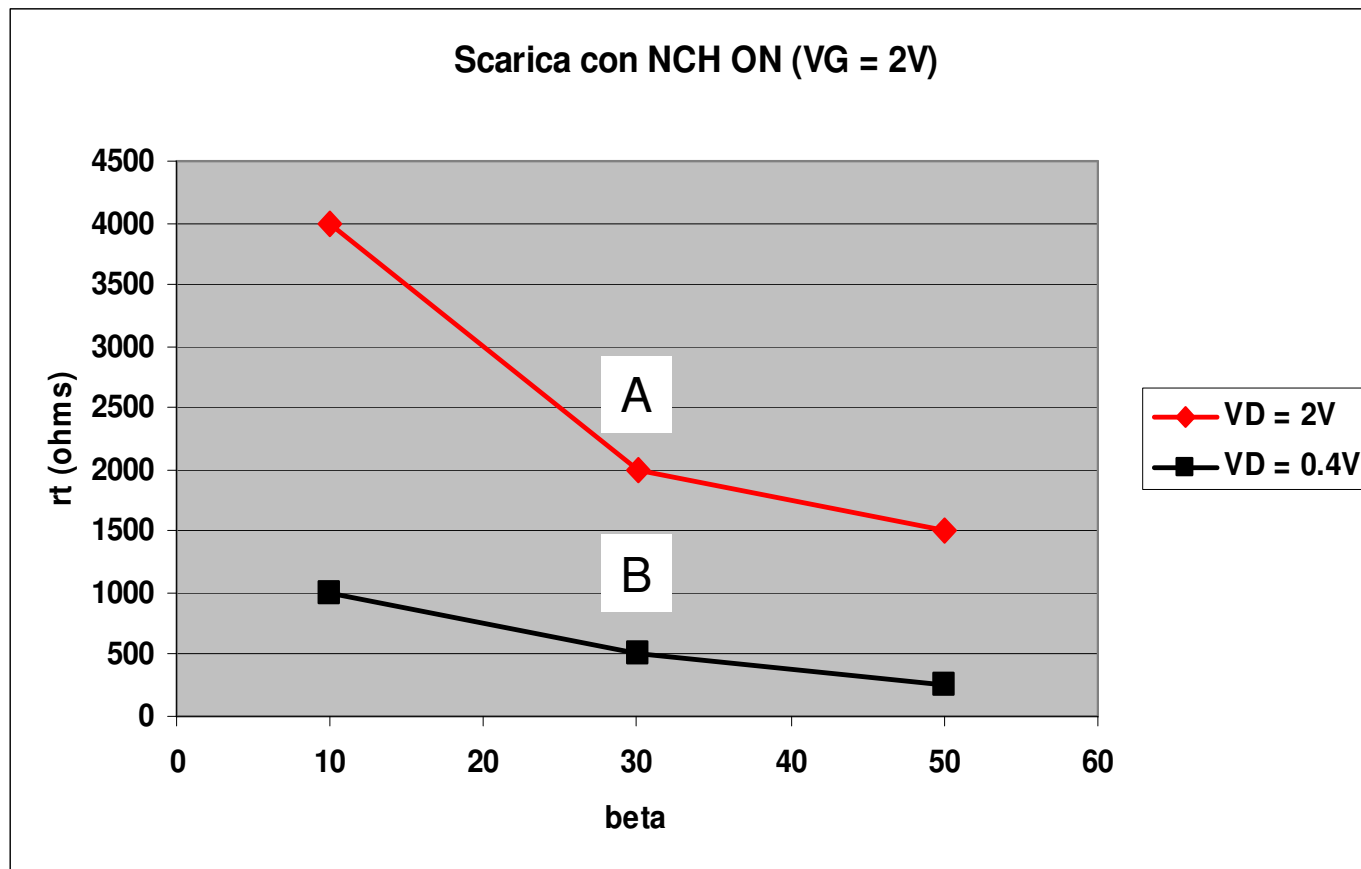


$$r_t = V_D / I_D = f(V_D, V_G, \beta = W/L)$$



## Resistenza equivalente di un driver MOS (cont.)

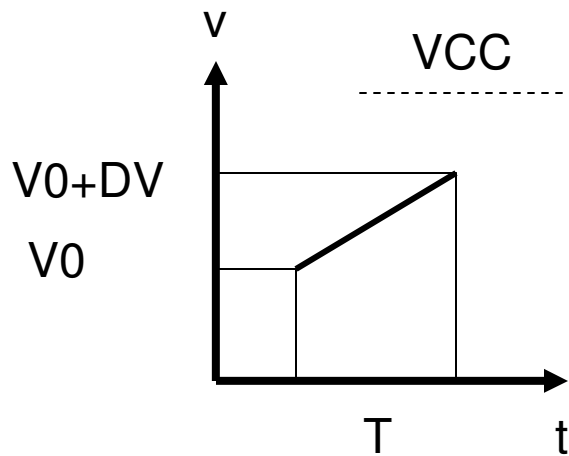
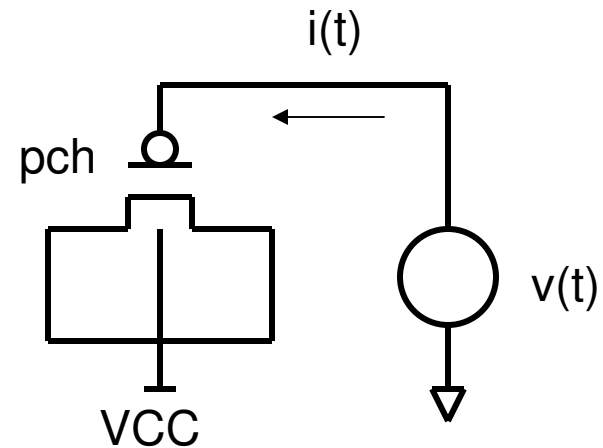
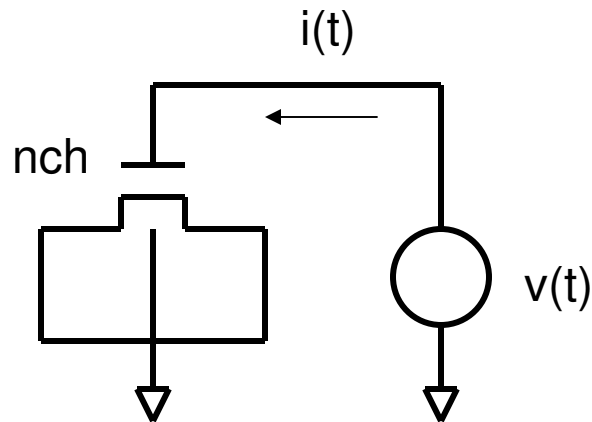
- da inizio scarica (A) a fine scarica (B)  $r_t$  diminuisce
- 4k e 250 ohms sono tipici valori per  $\beta$  tra 10 e 50
- all'aumentare di  $\beta$ ,  $r_t$  diminuisce e poi satura





# Capacita' equivalente di un carico MOS

Metodo di valutazione della capacita' di un carico MOS

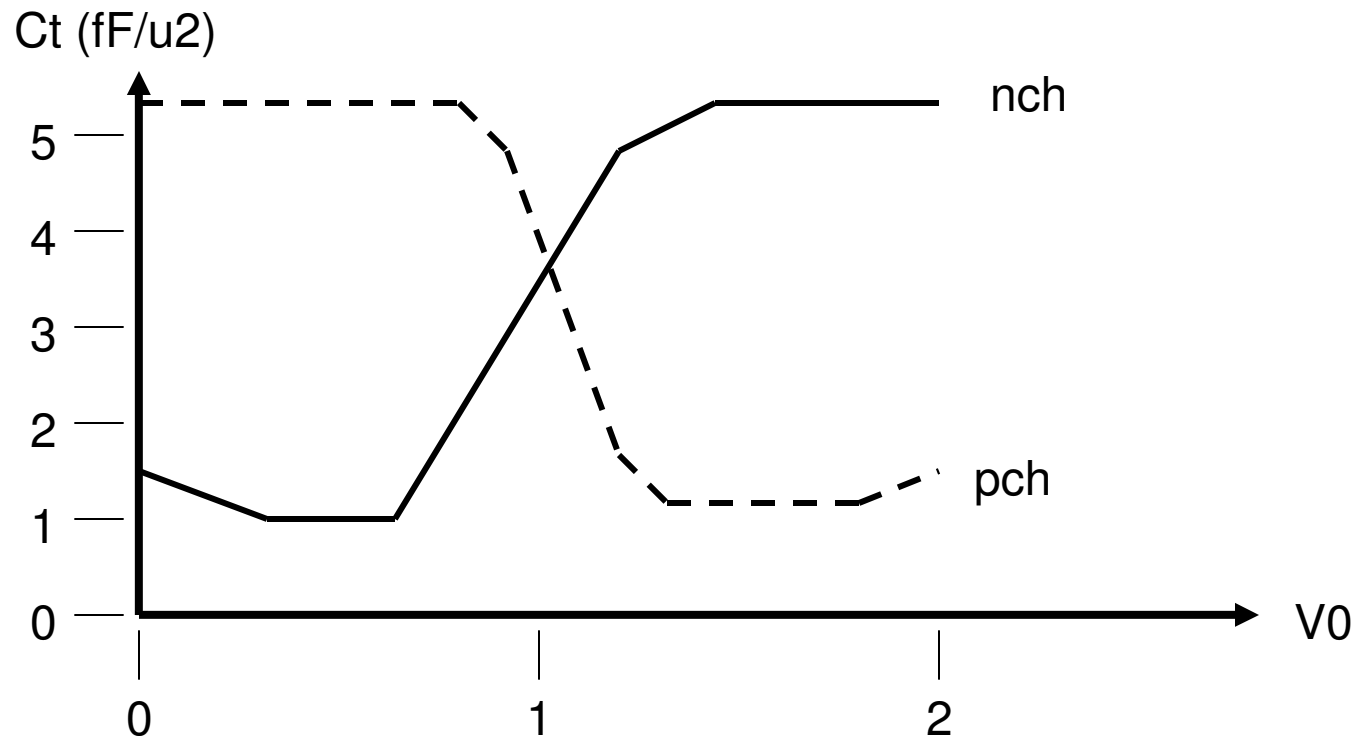


$$i(t) = C_t * dv(t) / dt$$

$$I = C_t(V_0) * DV / T$$

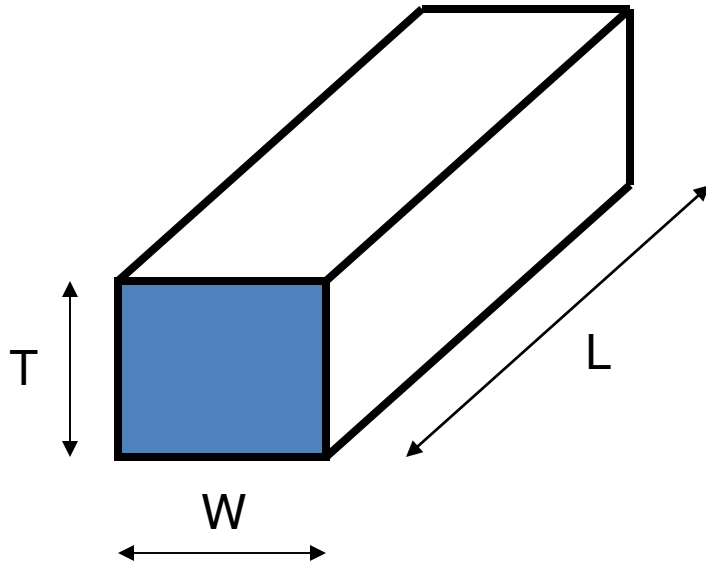
$$C_t(V_0) = I * T / DV$$

## Capacita' equivalente di un carico MOS (cont.)



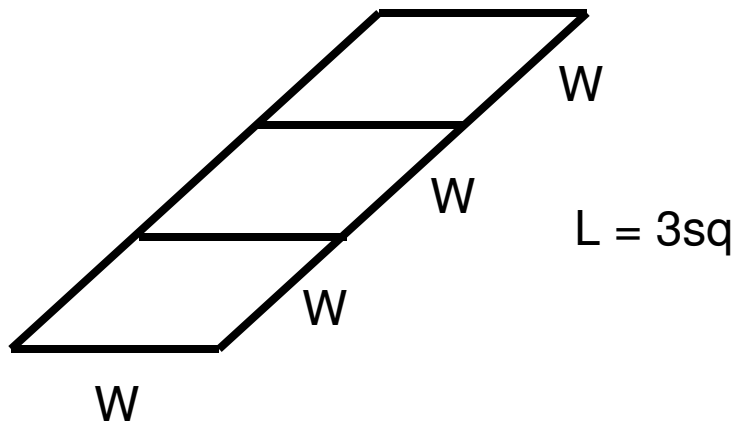
- Il minimo  $C_t$  corrisponde alla situazione in cui il canale non e' formato e alla capacita' di ossido si pone in serie una capacita' dovuta allo svuotamento (depletion)
- ponendo in parallelo due transistor nch e pch di uguali dimensioni si ottiene una capacita' indipendente da  $V_0$

# Resistenza di interconnessione



$$R = \rho \frac{L}{WT}$$

$\rho$  = resistività' ( $\Omega\mu$ )



$$R = \rho' \frac{L}{W}$$

$\rho'$  = resistività' ( $\Omega/\text{sq}$ )

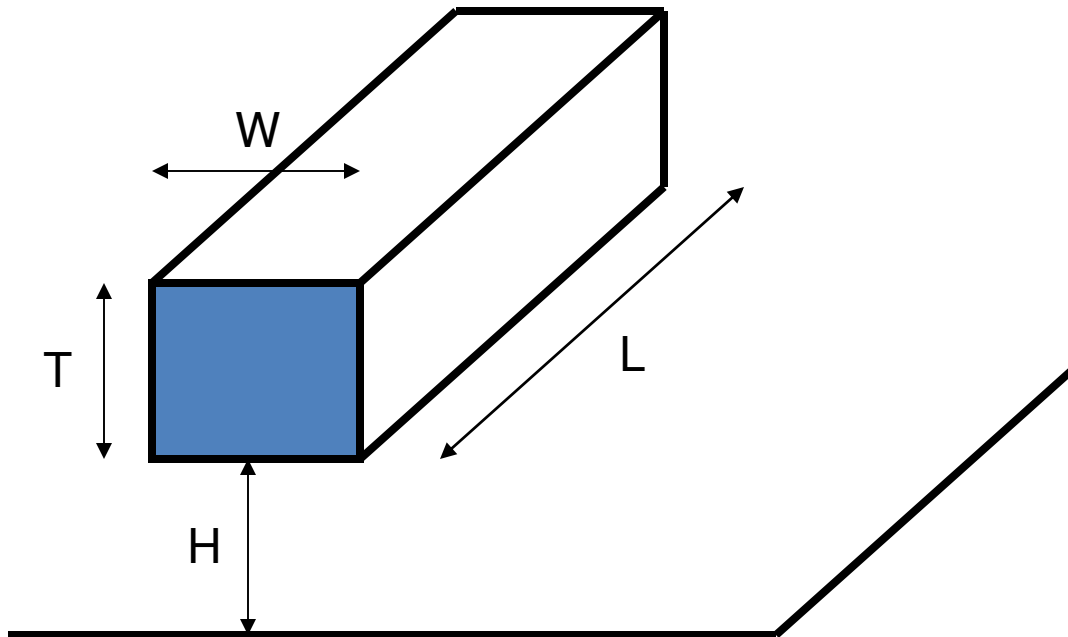
Tipici valori :  $\rho'$  (met1) = 200m $\Omega$ /sq ;  $\rho'$  (met2) = 70m $\Omega$ /sq

# Capacita' di interconnessione

[3] [2 - p120]

Metodi numerici che tengono conto di effetti di campo tridimensionali possono essere usati per calcolare la capacita' di una linea di interconnessione di larghezza  $W$ , lunghezza  $L \gg W$ , spessore  $T$ , distanza  $H$  da un piano di massa.

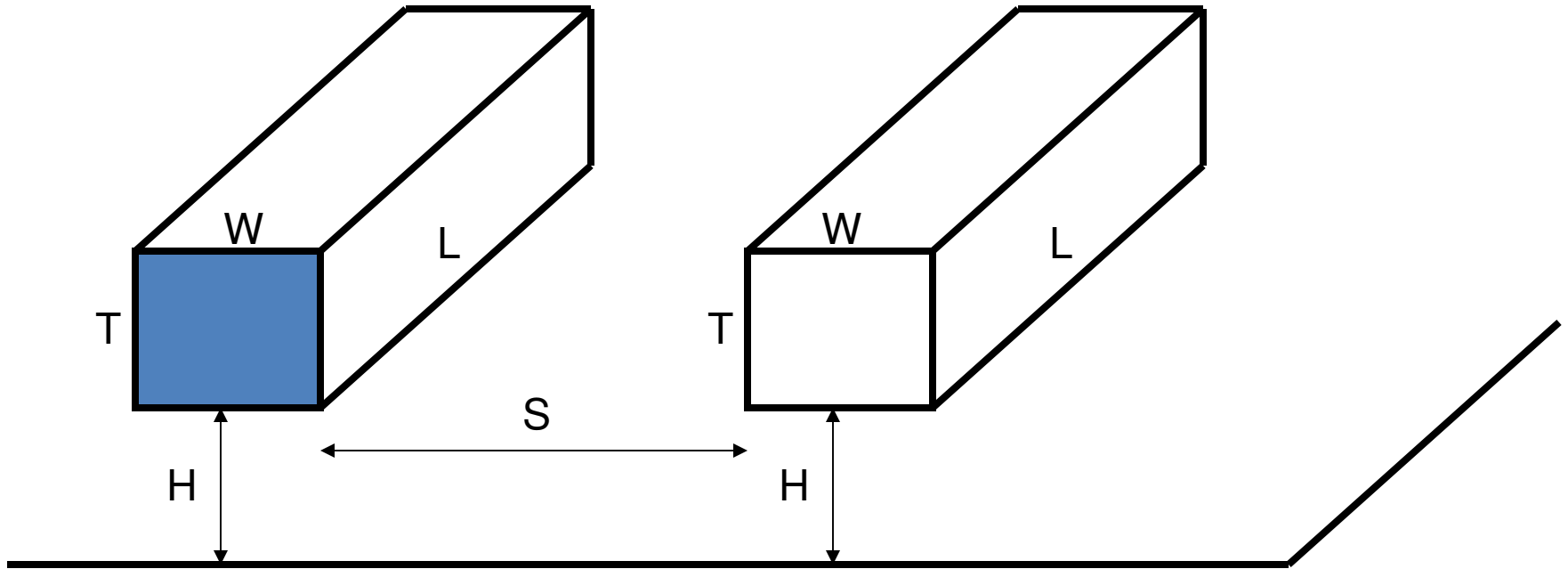
Tre situazioni tipiche sono riportate :



Linea isolata (C1)

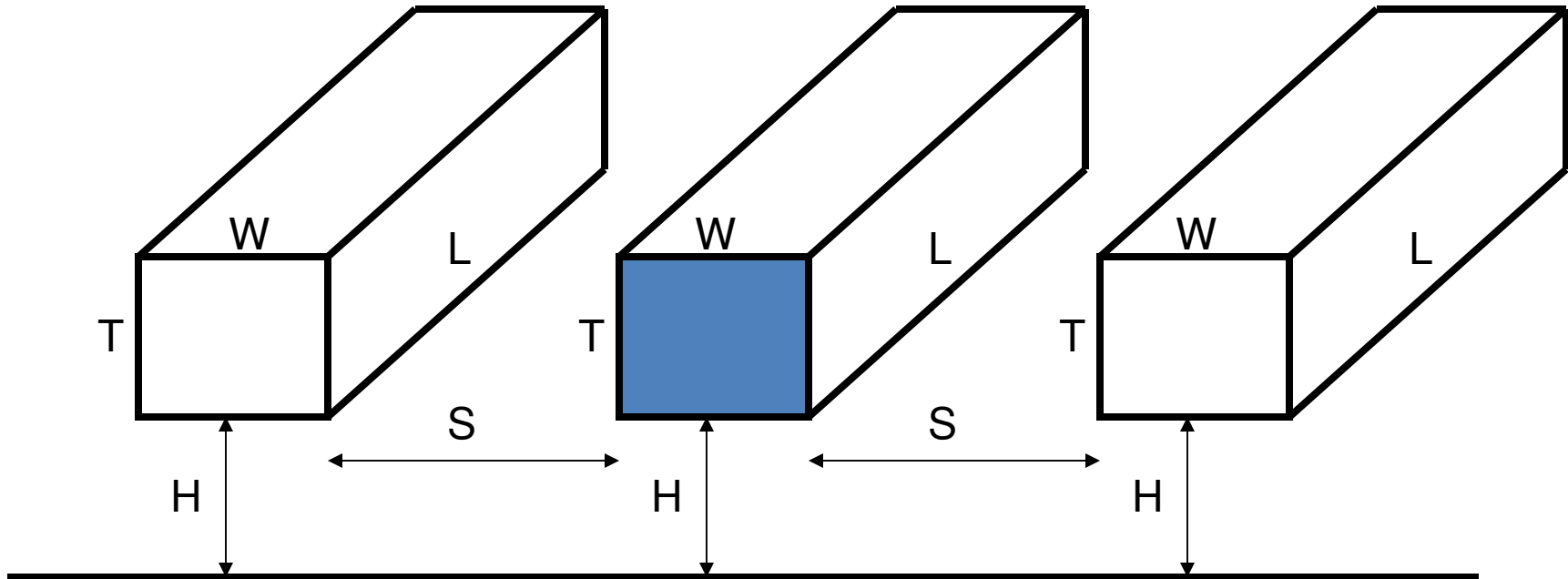
# Capacita' di interconnessione (cont.)

Linea affiancata da una linea identica (C2)



## Capacita' di interconnessione (cont.)

Linea affiancata da due linee identiche (C3)



Formule empiriche (Sakurai-Tamome) possono essere determinate per interpolare i dati otteniti con i metodi numerici.

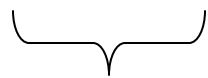
Per  $0.3 < W/H < 30$ ,  $0.3 < T/H < 30$ ,  $0.5 < S/H < 10$ , tali formule rappresentano i dati empirici con un errore inferiore al 10%.

## Capacita' di interconnessione (cont.)

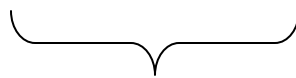
$$\frac{C1}{\epsilon_0 X} = \left[ \underbrace{1.15 \left( \frac{W}{H} \right)}_{\substack{\text{effetto capacitivo} \\ \text{della faccia di} \\ \text{interconnessione} \\ \text{rispetto al piano} \\ \text{di riferimento} \\ \text{(plate capacitance)}}} + \underbrace{2.8 \left( \frac{T}{H} \right)^{0.222}}_{\substack{\text{effetto capacitivo} \\ \text{delle superfici} \\ \text{laterali rispetto} \\ \text{al piano di} \\ \text{riferimento} \\ \text{(fringing capacitance)}}} \right] L$$

## Capacita' di interconnessione (cont.)

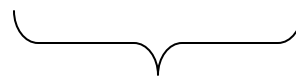
$$\frac{C2}{\epsilon_0 X} = \frac{C1}{\epsilon_0 X} + \left[ 0.03 \left( \frac{W}{H} \right) + 0.83 \left( \frac{T}{H} \right) - 0.07 \left( \frac{T}{H} \right)^{0.222} \right] \left( \frac{S}{H} \right)^{-1.34} L$$



intercon-  
nessione  
isolata



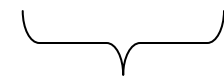
plate



fringing



contributo di  
prossimita' che  
si sottrae al  
fringing a causa  
della linea  
adiacente che  
sottrae linee di  
flusso



contributo  
linea  
adiacente



peso associato al contributo della linea adiacente



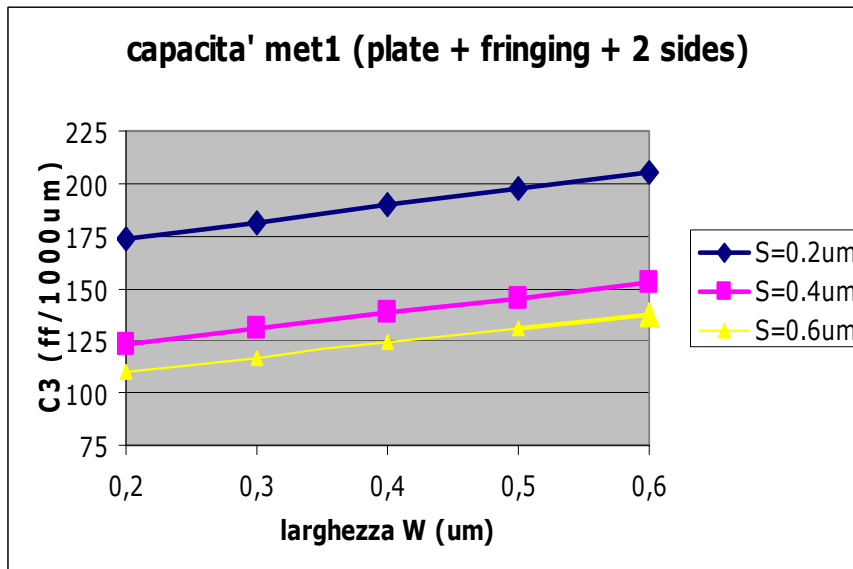
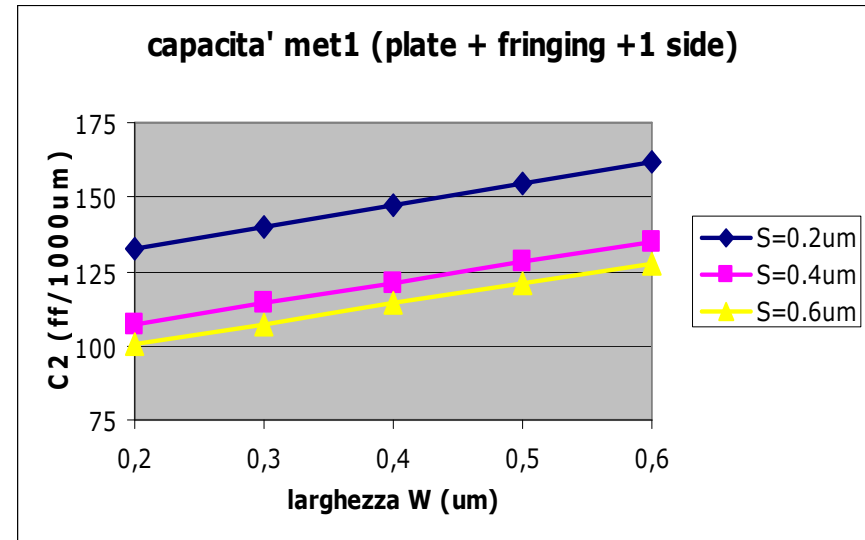
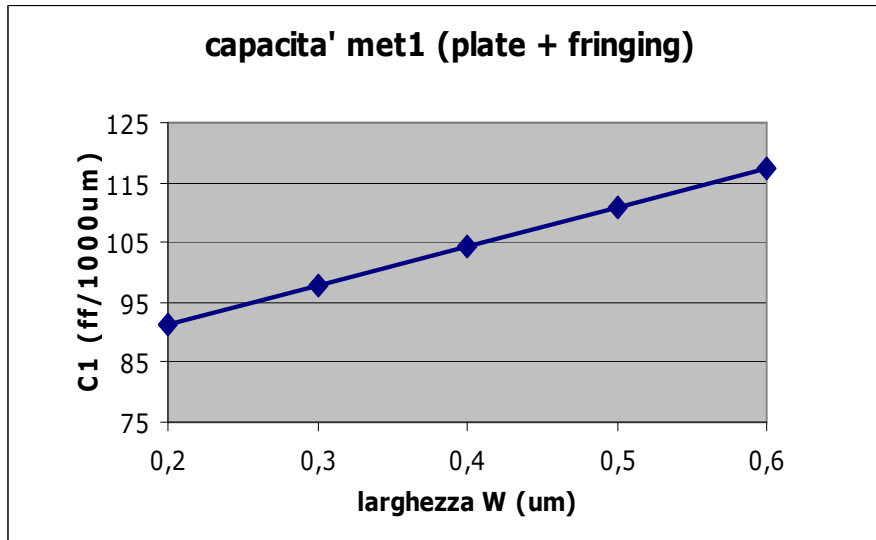
## Capacita' di interconnessione (cont.)

$$\frac{C3}{\epsilon_{OX}} = \frac{C1}{\epsilon_{OX}} + 2 \left[ 0.03 \left( \frac{W}{H} \right) + 0.83 \left( \frac{T}{H} \right) - 0.07 \left( \frac{T}{H} \right)^{0.222} \right] \left( \frac{S}{H} \right)^{-1.34} L$$

Il contributo laterale in C3 e' il doppio di quello in C2  
per  $S \rightarrow \infty$ ,  $C3 \rightarrow C1$  e  $C2 \rightarrow C1$

# Capacita' di interconnessione (cont.)

Valori tipici per C1,C2,C3



$$\frac{C_{\text{fringing}}}{C_{\text{plate}}} = \frac{2.8 \left( \frac{T}{H} \right)^{0.222}}{1.15 \left( \frac{W}{H} \right)} \approx 10$$

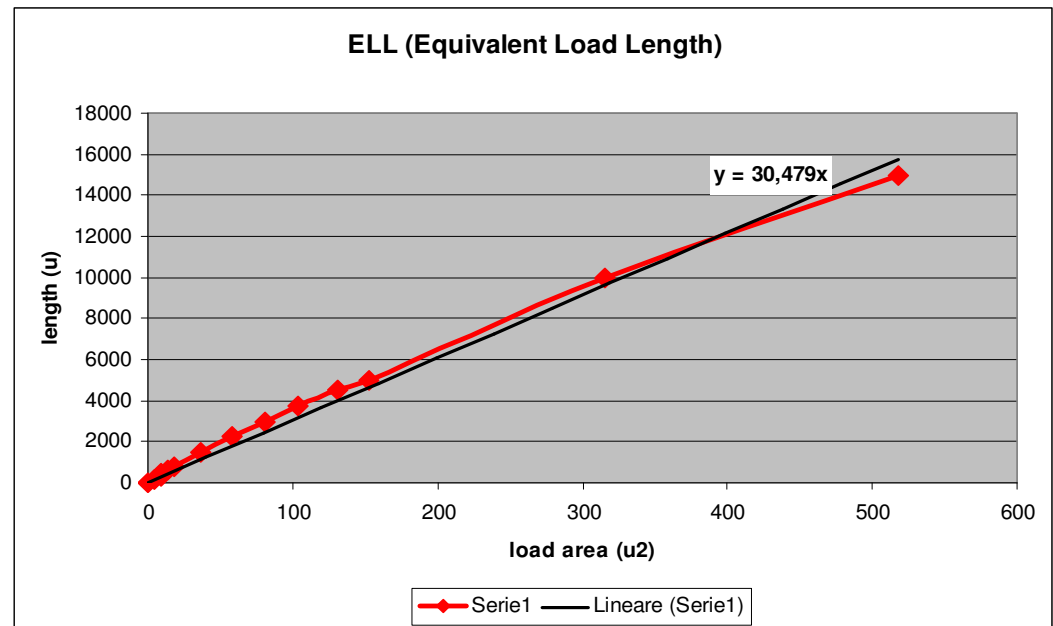
All'aumentare di S la capacita' raggiunge rapidamente il valore in assenza di linea laterale

# Equivalent load length (ELL)

Il concetto di ELL e' utile per valutazioni rapide del peso relativo di lunghezza di linea e ammontare di carico.

La tabella riporta valori corrispondenti di lunghezza di interconnessione e dimensioni di un carico NMOS aventi stessi valori di capacita' (m e' la molteplicita' di istanze in parallelo).

Length (um)	Tot cap (ff)	nch (area=4.5u2)
150	30	m=1
300	55	2
450	80	2
600	110	3
750	135	4
1500	270	8
2250	405	13
3000	540	18
3750	675	23
4500	810	29
5000	900	34
10000	1800	70
15000	2700	115

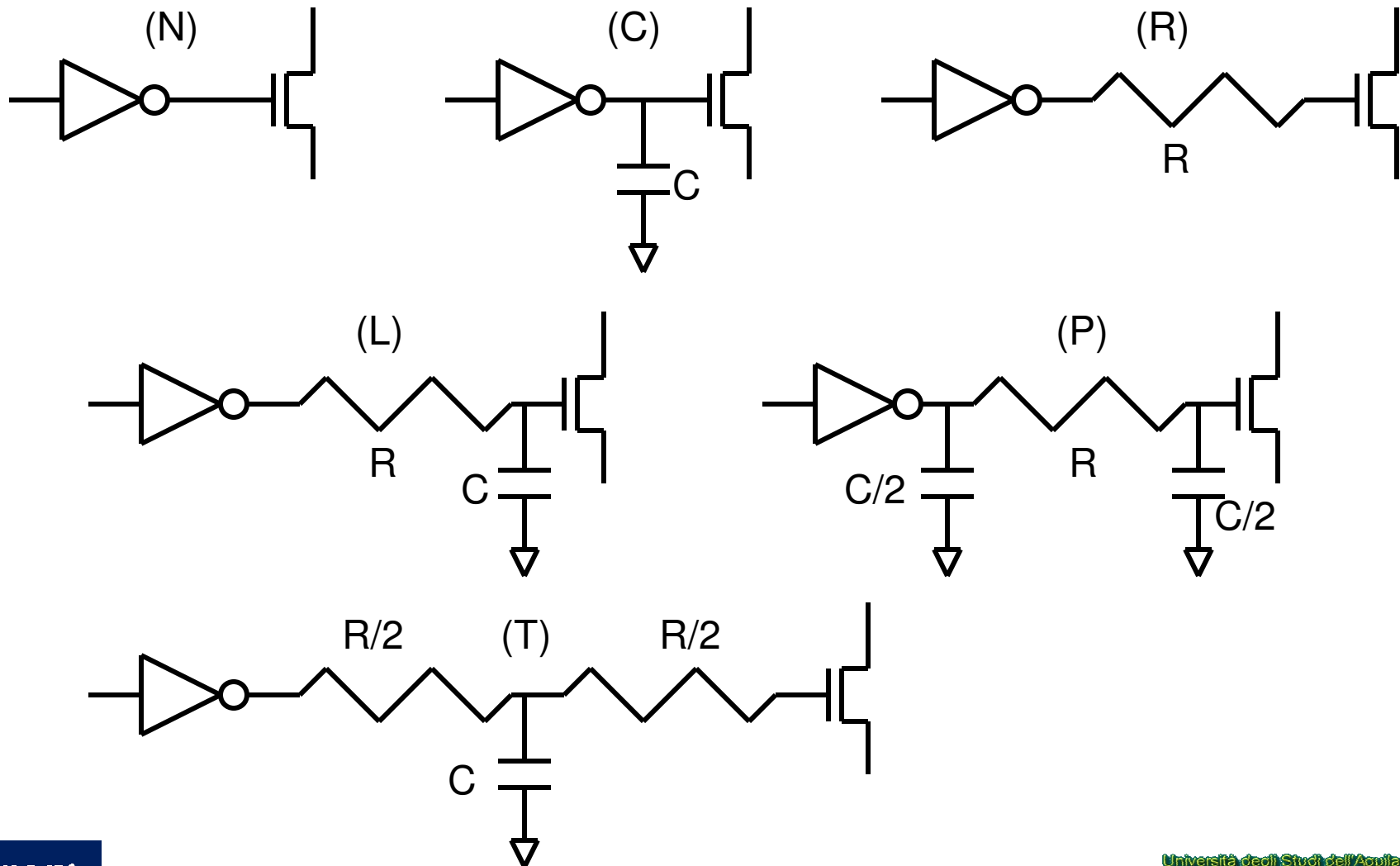


$$ELL = 30.48 * [\text{sum}(W_p * L_p) + \text{sum}(W_n * L_n)]$$

# Modelli di interconnessione a costanti concentrate

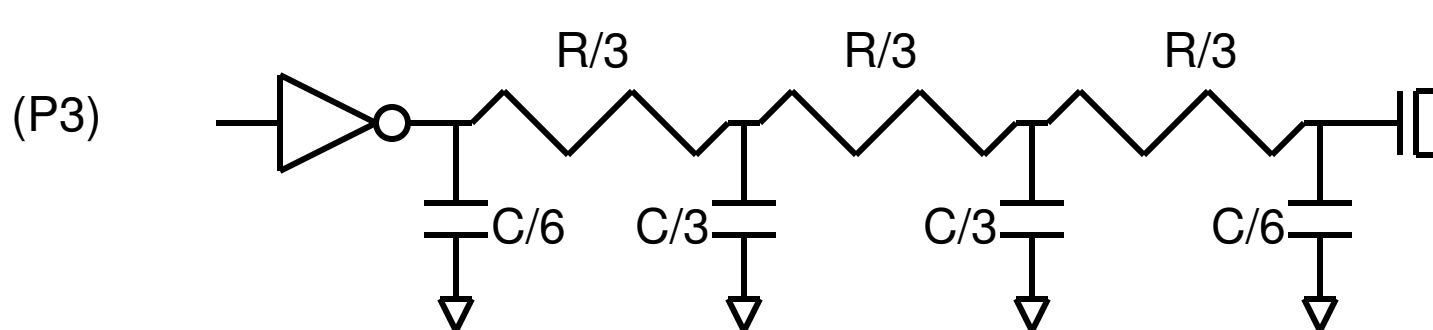
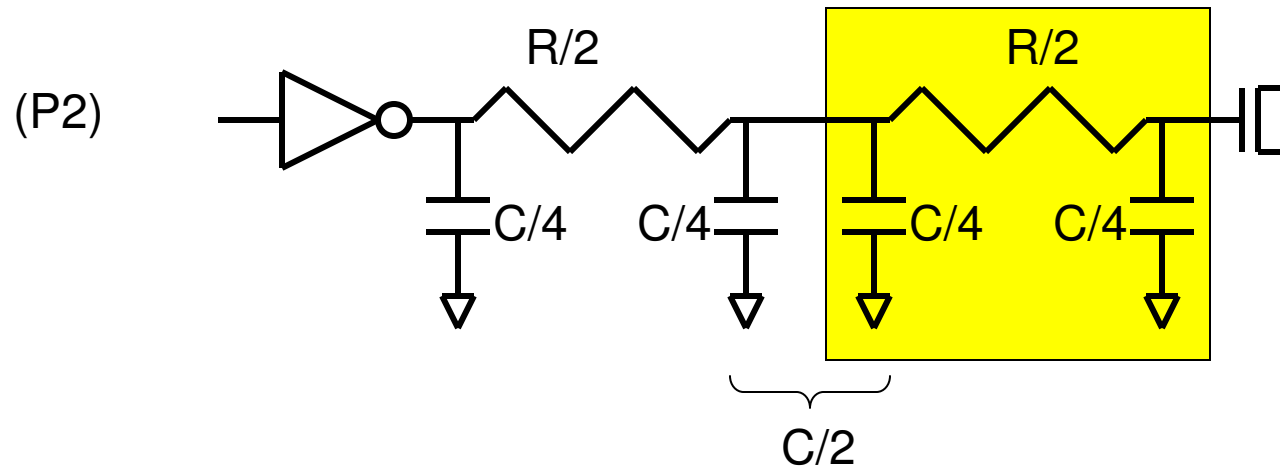
[1 - p421,422,423]

La interconnessione tra un driver MOS e un carico MOS puo' essere modellata usando componenti concentrate organizzate in vari modi :



# Modelli di interconnessione a costanti concentrate (cont)

Le configurazioni L,P,T possono essere ulteriormente suddivise in L2,L3, ... (P2,P3,...) (T2,T3,...)



# Modelli di interconnessione a costanti concentrate (cont)

Per ognuna delle configurazioni a costanti concentrate si puo' valutare un errore E rispetto al circuito a costanti distribuite.

In base all'ammontare di E si puo' concludere :

la configurazione L rappresenta una scarsa approssimazione  
(E = 30% anche con L3)

P e T hanno approssimazioni soddisfacenti ed equivalenti

# Modelli di interconnessione a costanti concentrate (cont)

Se si fissa un valore  $E < 3\%$  le configurazioni a costanti concentrate sono :

Ct/C	rt/R											
	0.0	0.01	0.1	0.2	0.5	1.0	2.0	5.0	10.0	20.0	50.0	100.0
0.0	P3	P3	P2	P2	P1	P1	P1	P1	P1	C	C	C
0.01	P3	P3	P2	P2	P1	P1	P1	P1	P1	C	C	C
0.1	T2	T2	P2	P2	P1	P1	P1	P1	P1	C	C	C
0.2	T2	T2	P2	P2	P1	P1	P1	P1	P1	C	C	C
0.5	T1	T1	T1	T1	P1	P1	P1	P1	P1	C	C	C
1.0	T1	T1	T1	T1	P1	P1	P1	P1	P1	C	C	C
2.0	T1	T1	T1	T1	P1	P1	P1	P1	L	L	C	C
5.0	P1	P1	P1	P1	P1	P1	P1	L	L	L	C	C
10.0	P1	P1	P1	P1	P1	P1	L	L	L	L	C	C
20.0	R	R	R	R	R	R	L	L	L	L	C	C
50.0	R	R	R	R	R	R	R	R	R	R	C	N
100.0	R	R	R	R	R	R	R	R	R	R	N	N

Se  $Ct/C < 1$  e  $rt/R > 20$  l'interconnessione si puo' modellare con una semplice capacita' perche' la resistenza di interconnessione e' piccola rispetto al driver ma la capacita' di interconnessione non e' trascurabile rispetto al carico

Se  $Ct/C > 20$  e  $rt/R < 1$  l'interconnessione si puo' modellare con una semplice resistenza perche' la resistenza del driver e' prevalente e la capacita' di interconnessione e' piccola rispetto al carico

Se  $Ct/C > 100$  e  $rt/R > 100$  si puo' evitare di modellare l'interconnessione perche' il ritardo e' influenzato essenzialmente dal driver debole e carico elevato

Se si adotta sempre P3 si avrebbe sempre  $E < 3\%$  ma in alcuni casi ci si puo' permettere una configurazione piu' semplice pur mantenendo  $E < 3\%$

## paracap/prc e back annotazione

Una rete di interconnessione puo' essere dettagliatamente rappresentata estraendo dal layout tutti i valori di R, C e cross C associati ad ogni singola struttura met1, met2 e via che compone l'effettiva interconnessione di layout.

Questa metodologia (back annotazione) e' precisa perche' corrisponde ad una situazione di costanti distribuite ma ha alcuni inconvenienti :

e' disponibile solo a layout terminato

comporta lunghi tempi di esecuzione delle simulazioni (anche se si possono filtrare componenti che abbiano valori di R e C inferiori ad una certa soglia)



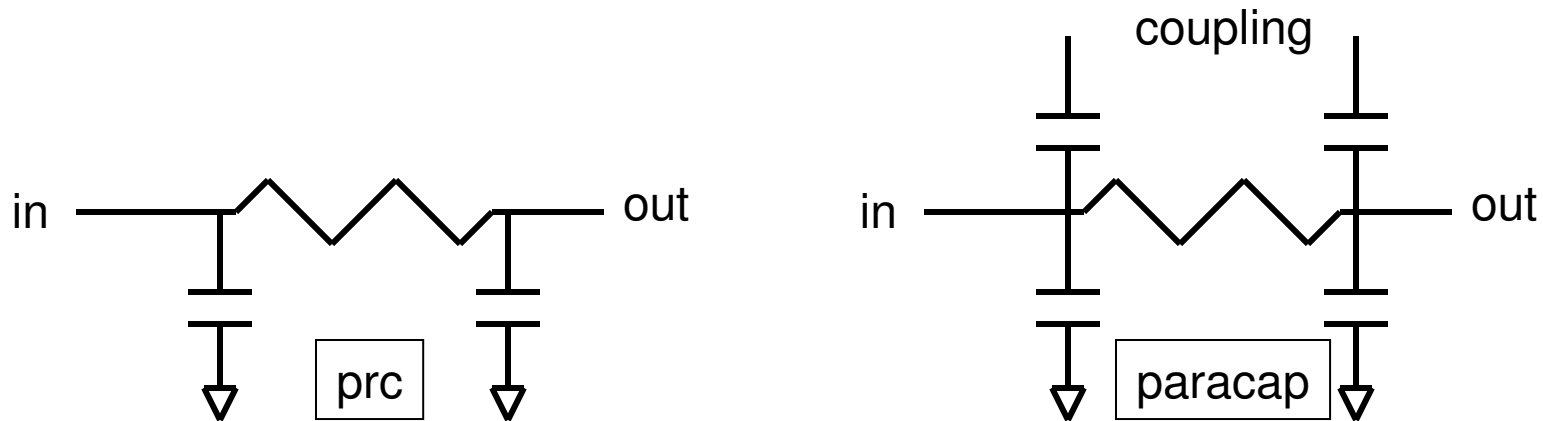
## paracap/prc e back annotazione (cont)

Con l'uso di opportuni componenti (paracap, prc) che rappresentano una linea di interconnessione a costanti concentrate, si possono avere :

risultati sufficientemente precisi (usando almeno tre moduli)

tempi di simulazione brevi

possibilita' di predire risultati prima della disponibilita' del layout finale

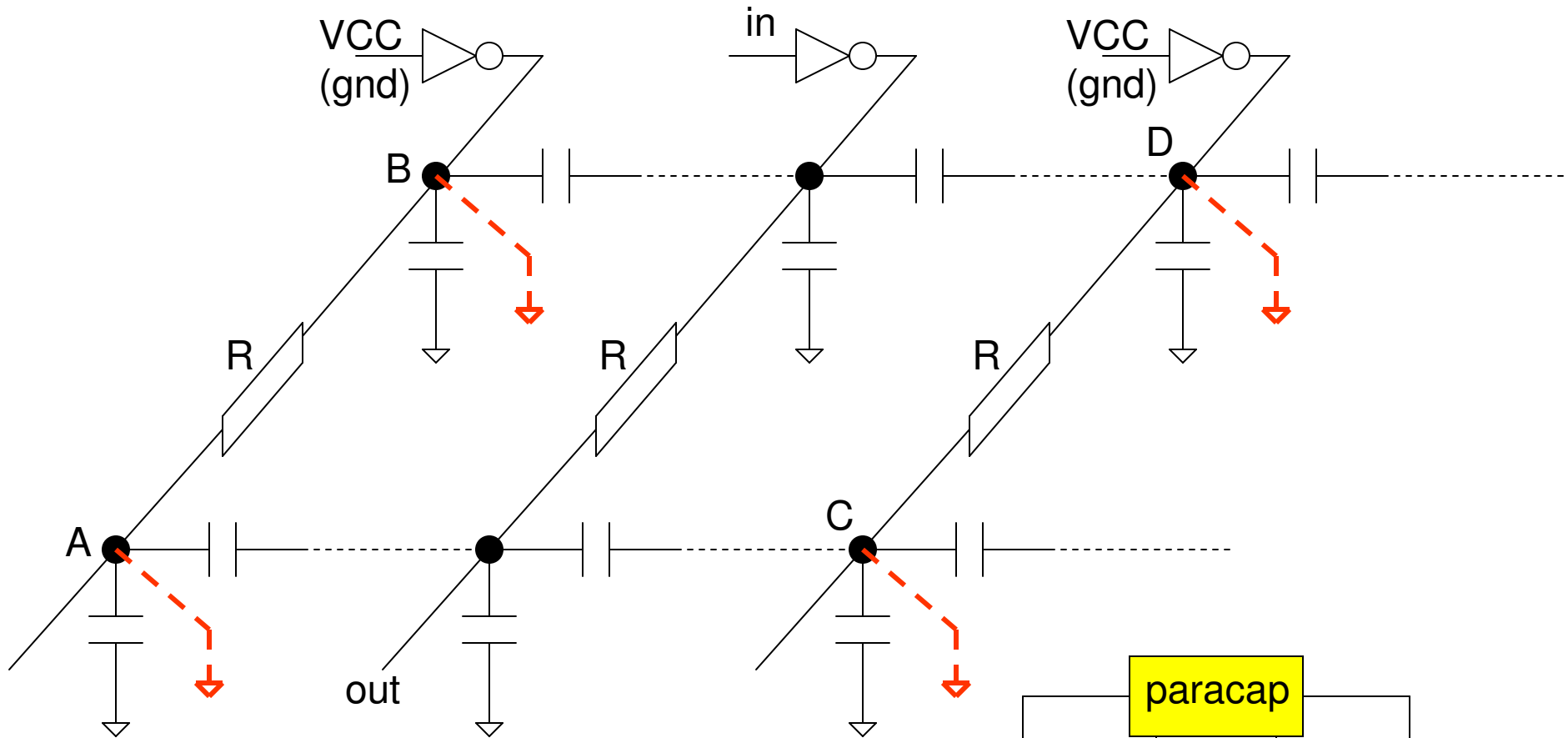


Il componente richiede di specificare : met1/met2, sparse/dense, W, L, S come input e fornisce un modello a costanti concentrate

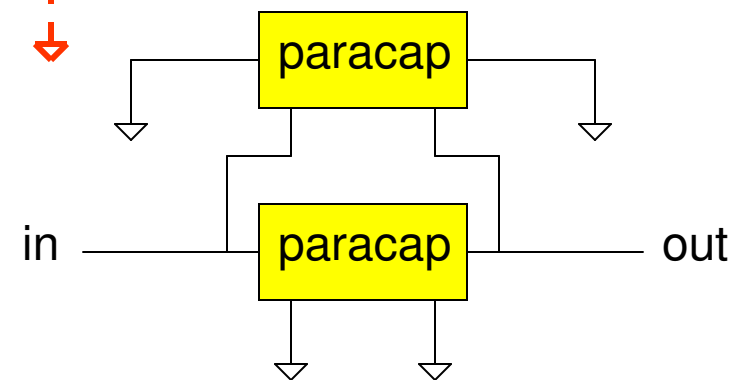
# prestazioni di una linea di interconnessione

[4 - p784-785]

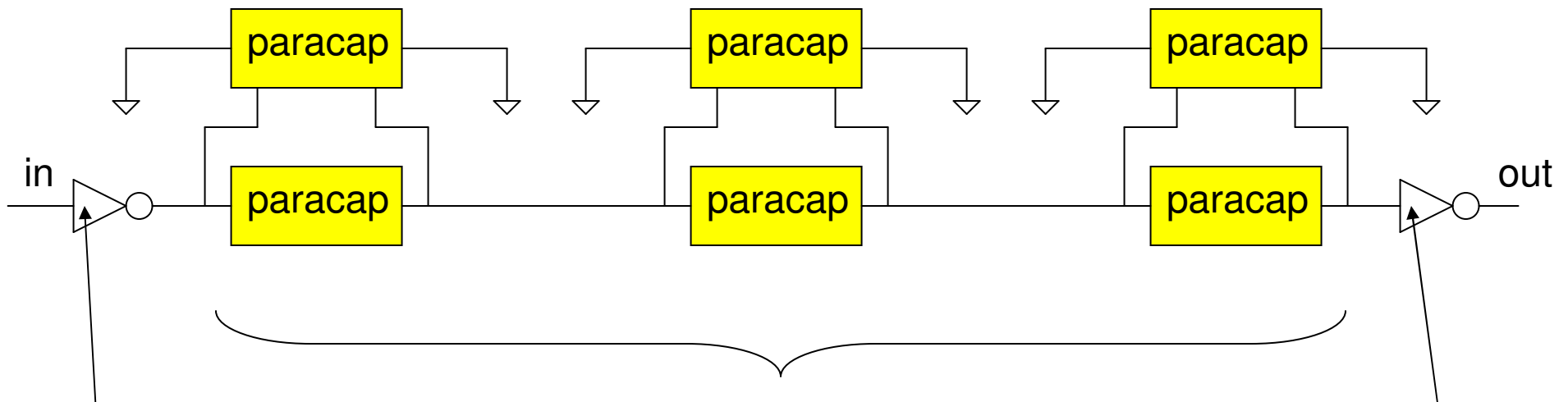
## modellistica della linea usando paracap



i nodi A,B,C,D sono  
dinamicamente gnd



# prestazioni di una linea di interconnessione modellistica della linea usando paracap (cont)



Buffer :  
 $\beta$  variabile

Linea :  
L, W, S variabili

Detector :  
fisso a minima area

$$\beta = \beta_P = 2\beta_N$$

## prestazioni di una linea di interconnessione

### Il ruolo della resistenza $r_t$ del driver (oppure $\beta$ )

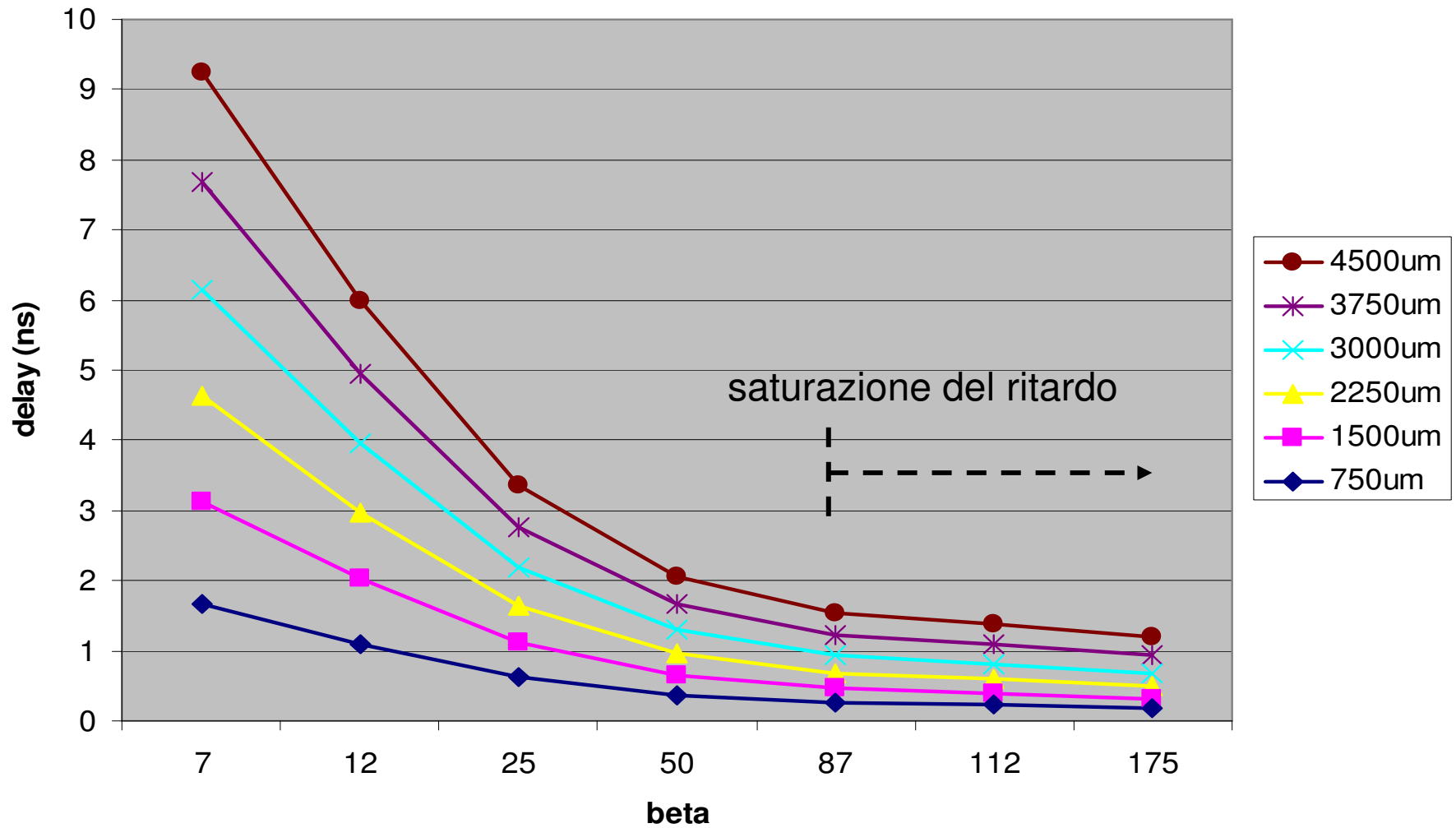
Uno dei modi piu' efficaci di ridurre il tempo di propagazione e' di usare drivers grandi (basso valore di  $r_t$ , alti valori di  $\beta$ )

I tempi di propagazione tra drivers grandi e piccoli puo' essere anche di un ordine di grandezza

L'influenza della resistenza del driver e' maggiore su interconnessioni corte la cui resistenza e capacita' sono piccole

sia per linee corte che lunghe non ha senso usare drivers troppo grandi ( $\beta > 100$ ) in quanto il tempo di propagazione satura.

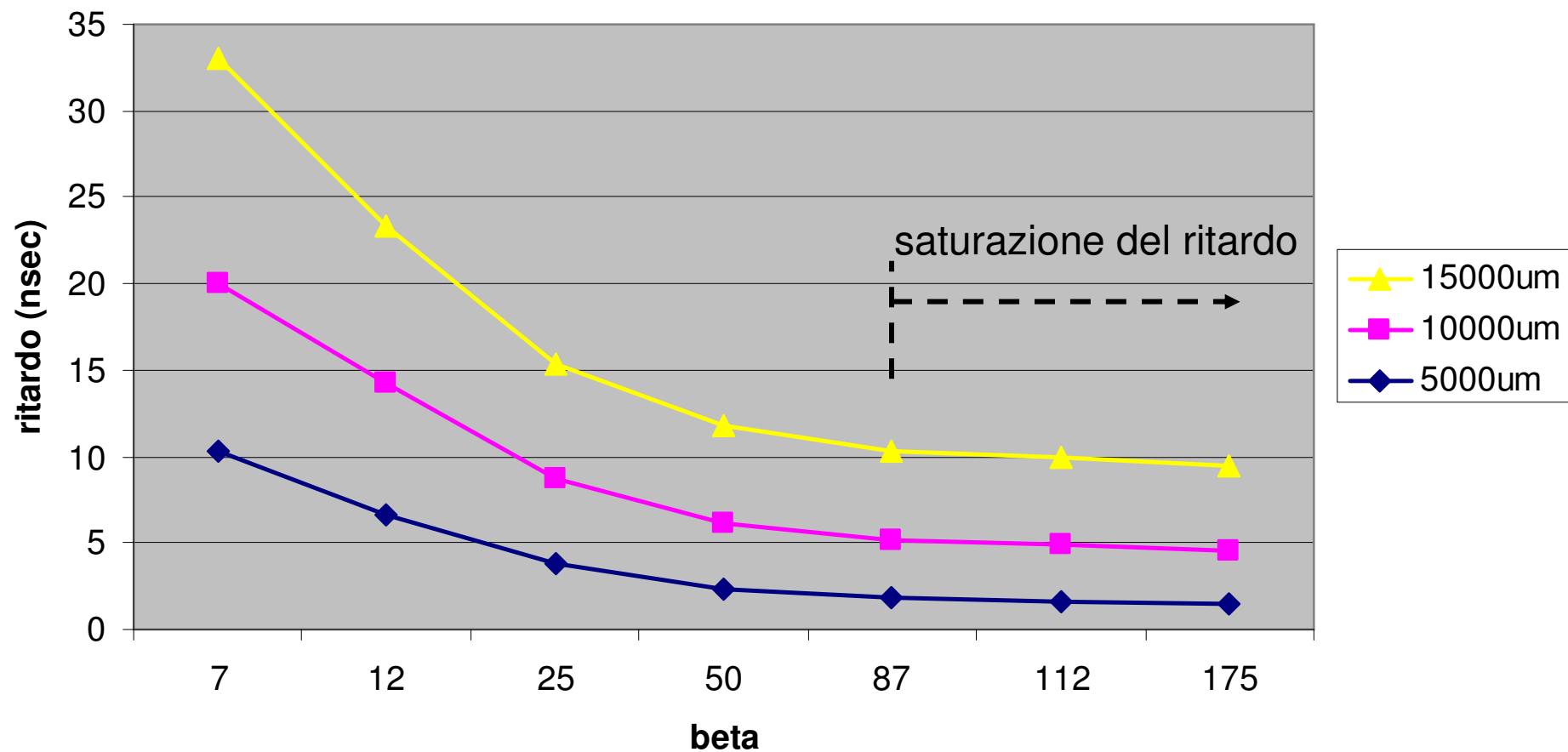
# Tempi di propagazione in funzione del driver Linee corte e medie (met2 : dense - W=0.09u - spacing=0.3u) (2.2V- 90C - ss)



## Tempi di propagazione in funzione del driver

### Linee lunghe

(met2 : dense - W=0.09u - spacing=0.3u) (2.2V - 90C - ss)



## prestazioni di una linea di interconnessione

### Il ruolo della lunghezza L di interconnessione

Per linee per cui si può ipotizzare  $R \ll r_t$  (linee corte e/o larghe) e se il carico è piccolo ( $C_t \ll C$ ) si ha :

$$\begin{aligned} t_{0.9} &= 1.02RC + 2.21(rt \cdot C_t + R \cdot C_t + C \cdot rt) \\ &= 2.21 \cdot rt \cdot C_t \end{aligned}$$

e quindi  $t_{0.9}$  varia linearmente con L.

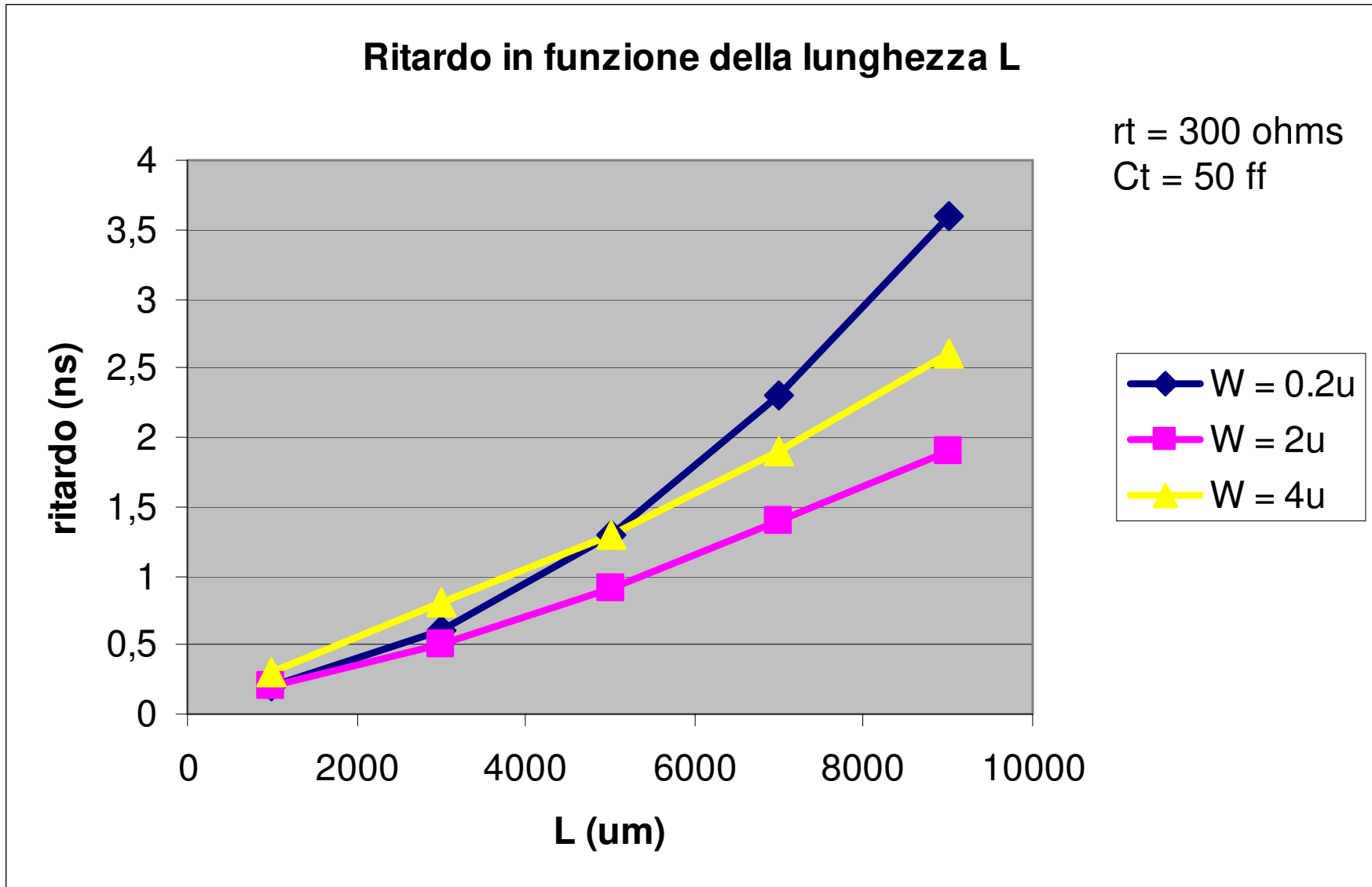
Per linee per cui si può ipotizzare  $R \gg r_t$  (linee lunghe e/o strette) e se il carico è piccolo ( $C_t \ll C$ ) si ha :

$$\begin{aligned} t_{0.9} &= 1.02RC + 2.21(rt \cdot C_t + R \cdot C_t + C \cdot rt) \\ &= 1.02 \cdot R \cdot C \end{aligned}$$

e quindi  $t_{0.9}$  varia come  $L^2$ .

# prestazioni di una linea di interconnessione

## Il ruolo della lunghezza L di interconnessione (cont)





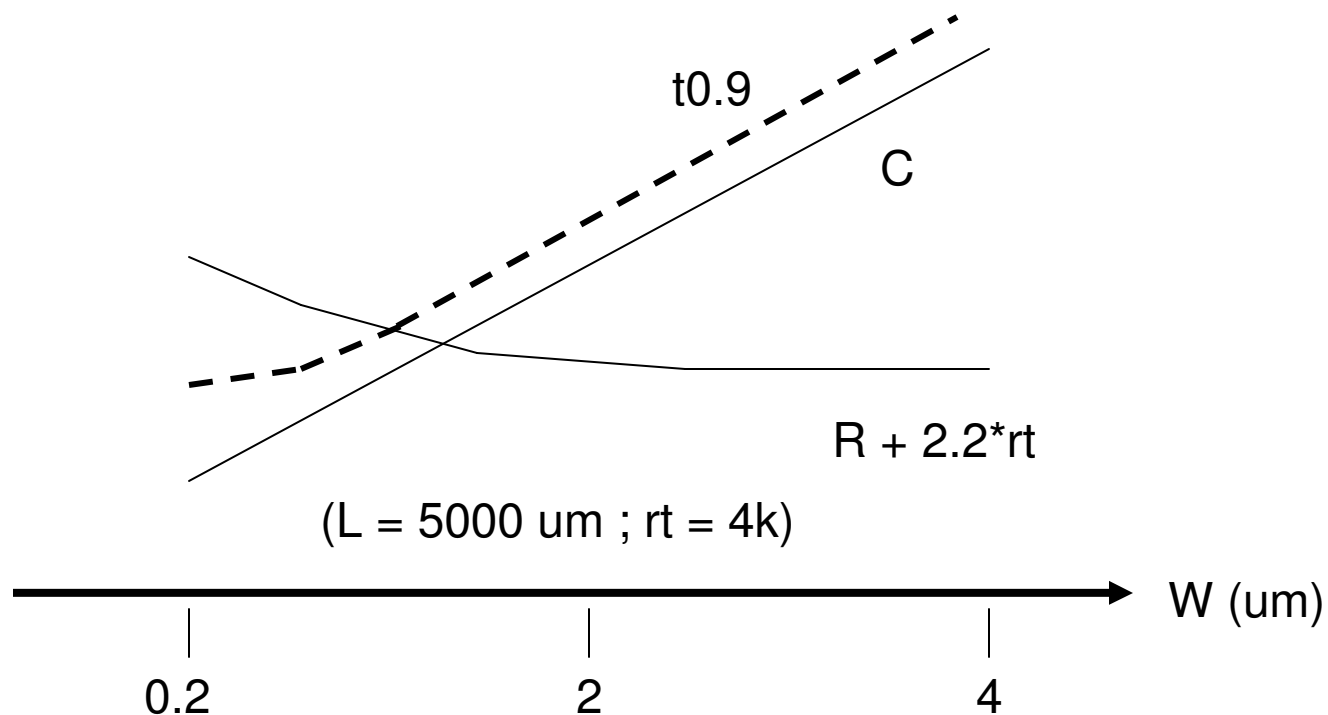
# prestazioni di una linea di interconnessione

## Il ruolo della larghezza W di interconnessione

Per linee molto corte, l'aumentare di W produce un effetto trascurabile sul tempo di propagazione :  $t_{0.9} = 1.02 \cdot R \cdot C + 2.21 \cdot (rt \cdot Ct + R \cdot Ct + C \cdot rt) = 2.21 \cdot rt \cdot Ct$

Per linee di media lunghezza, l'aumentare di W produce un aumento monotonic del tempo di propagazione :

$$t_{0.9} = 1.02 \cdot R \cdot C + 2.21 \cdot (rt \cdot Ct + R \cdot Ct + C \cdot rt) = C \cdot (R + 2.2 \cdot rt)$$

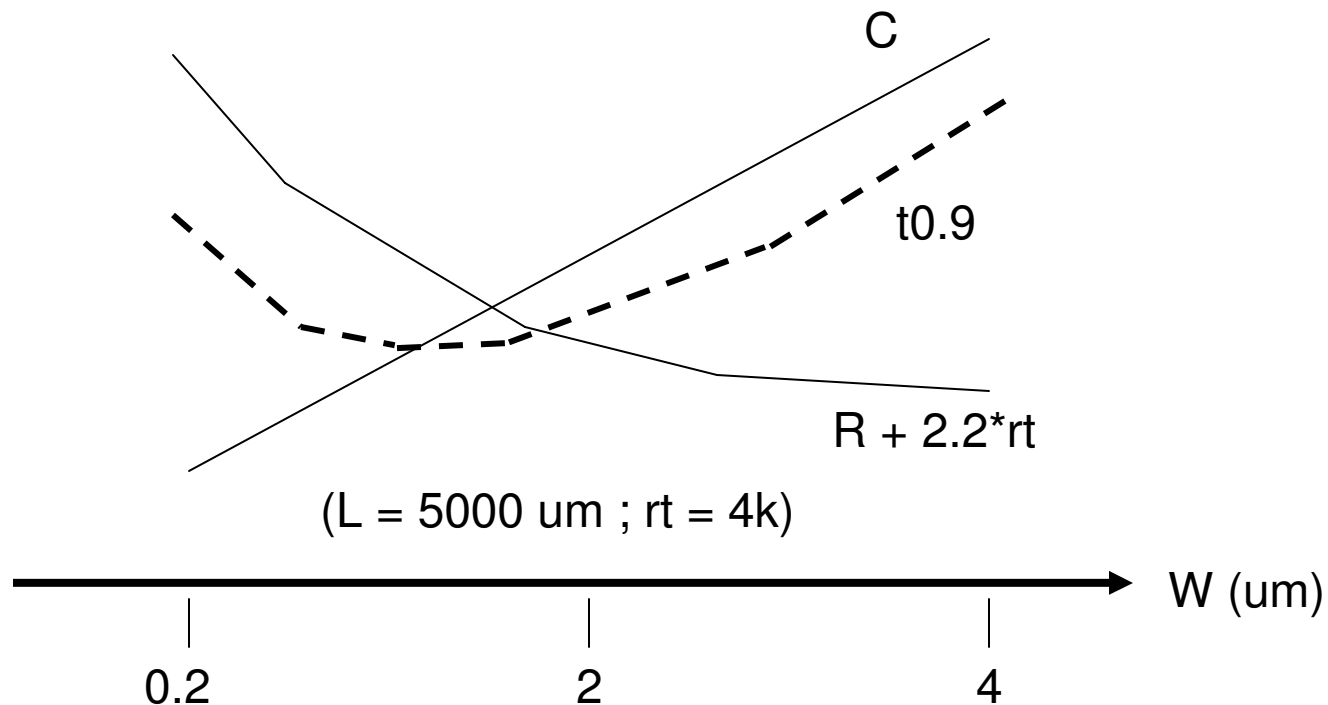


# prestazioni di una linea di interconnessione

## Il ruolo della larghezza W di interconnessione (cont)

Per linee molto lunghe, l'aumentare di W produce un andamento decrescente e poi crescente del tempo di propagazione :

$$t_{0.9} = 1.02 \cdot R \cdot C + 2.21 \cdot (rt \cdot Ct + R \cdot Ct + C \cdot rt) = C \cdot (R + 2.2 \cdot rt)$$



## prestazioni di una linea di interconnessione

### Il ruolo della larghezza W di interconnessione (cont)

Per linee molto lunghe, e' possibile calcolare il valore  $W_0$  della larghezza di interconnessione che fornisce il minimo tempo di propagazione :

$$\frac{\partial t_{0.9}}{\partial W} = 0 \rightarrow W_0 = \sqrt{1.12 \rho' \left( \frac{T}{H} \right)^{0.222} H} * \sqrt{\frac{L}{rt}}$$

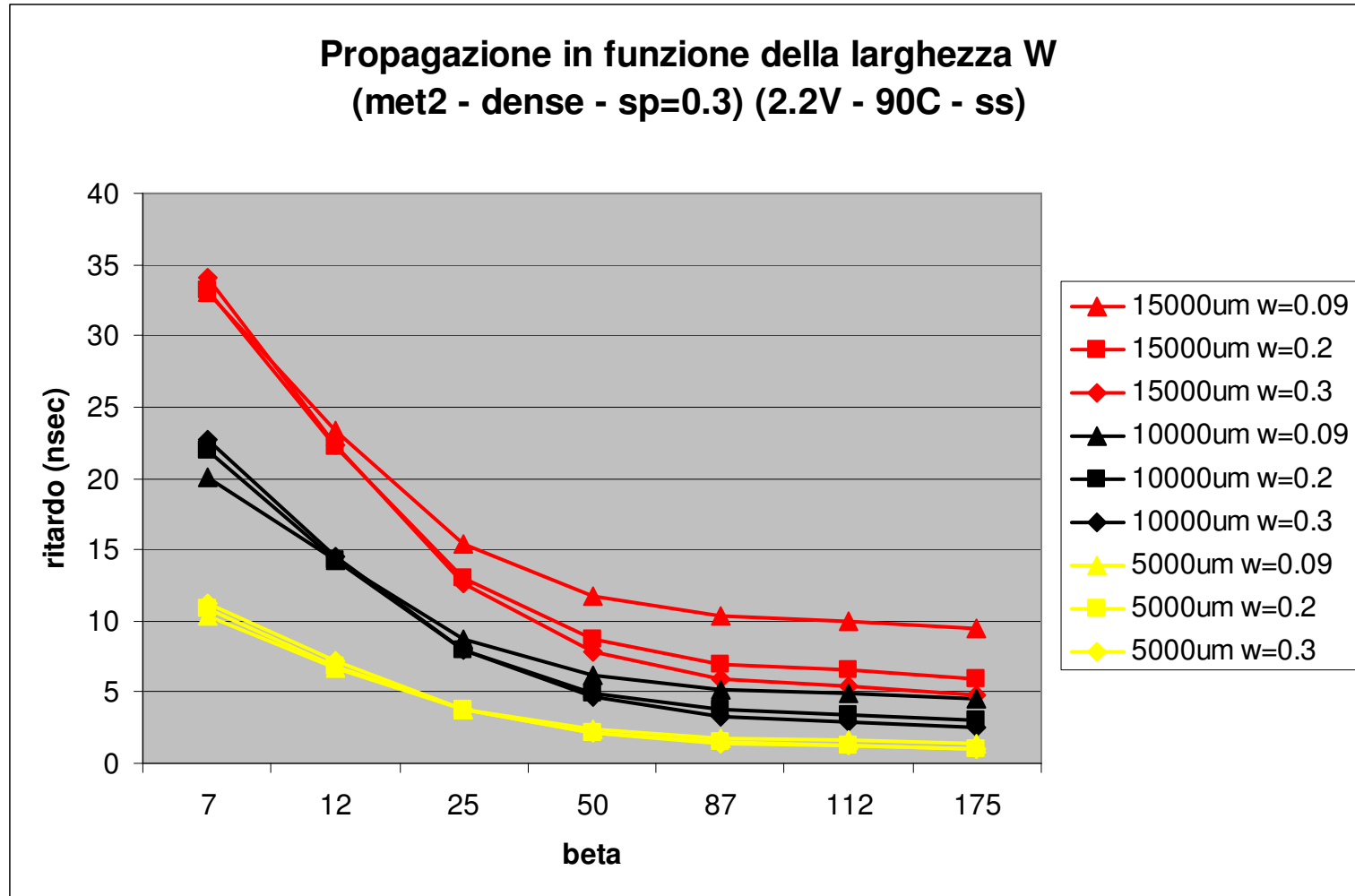
Tipicamente :

$$W_0 = 0.3 \sqrt{\frac{L}{rt}} \text{ (um)}$$

# prestazioni di una linea di interconnessione

## Il ruolo della larghezza W di interconnessione (cont)

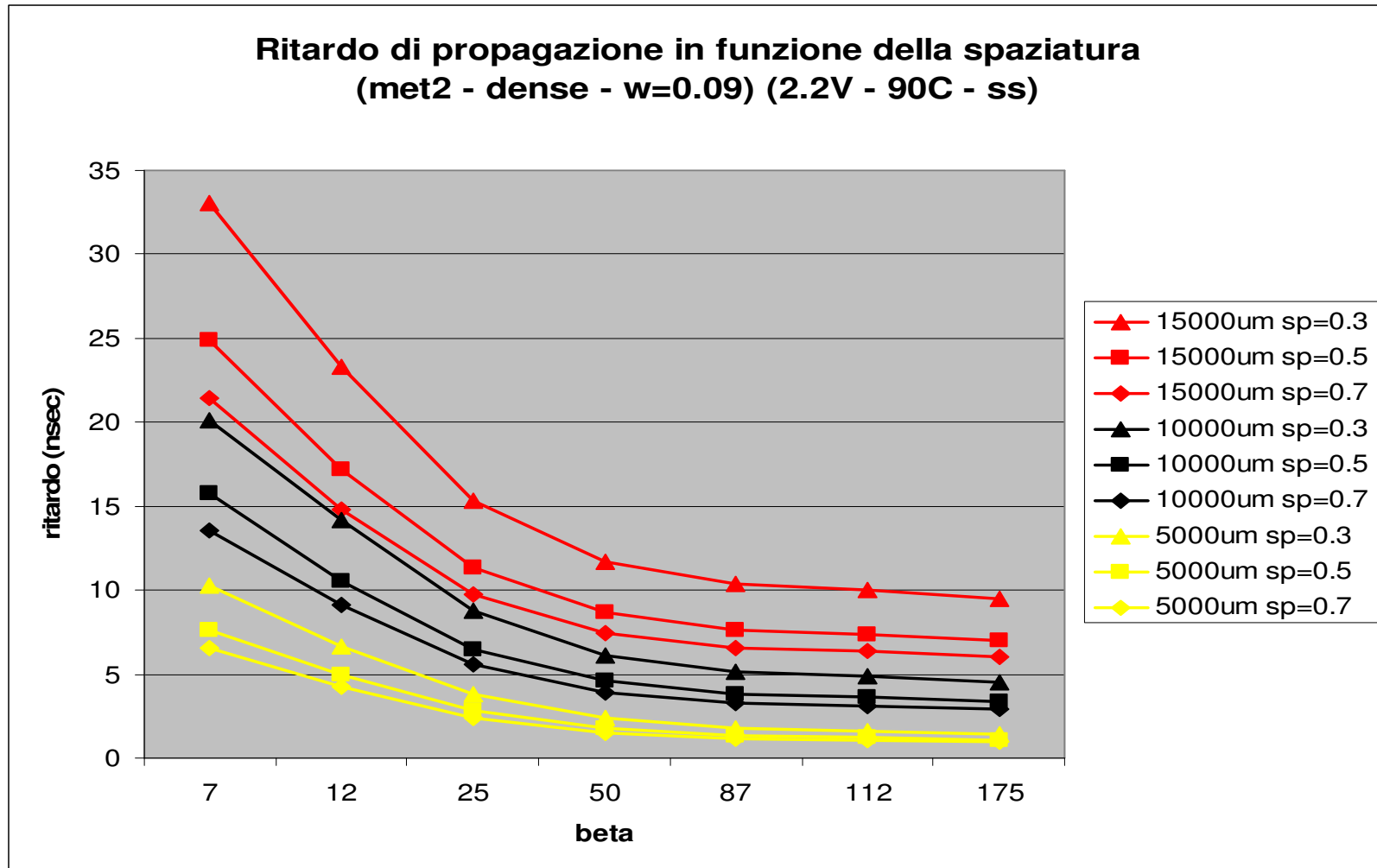
Per linee molto corte non c'e' vantaggio nell'aumentare W. Per linee medio-lunghe non c'e' vantaggio nell'aumentare W piu' di 2 volte.



# prestazioni di una linea di interconnessione

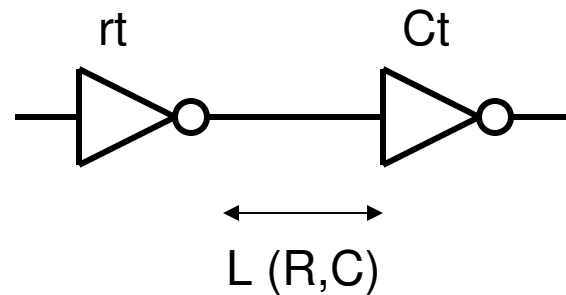
## Il ruolo della spaziatura S di interconnessione

Per linee molto corte non c'e' vantaggio nell'aumentare S. Per linee medio-lunghe non c'e' vantaggio nell'aumentare S piu' di 2 volte.

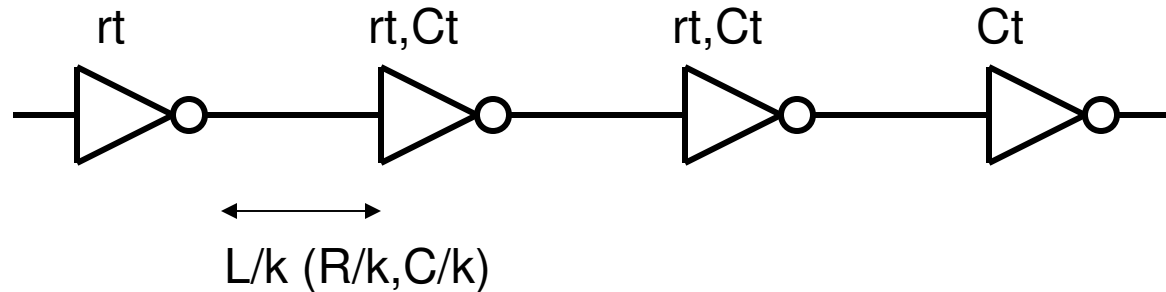
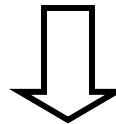


# Repeaters [5 - p905]

Il tempo di propagazione si puo' diminuire dividendo l'interconnessione in porzioni e pilotando ogni porzione con un suo driver (repeater).



$$t_{0,9} = 1.02 \times RC + 2.21 \times [rt \times Ct + rt \times C + R \times Ct]$$



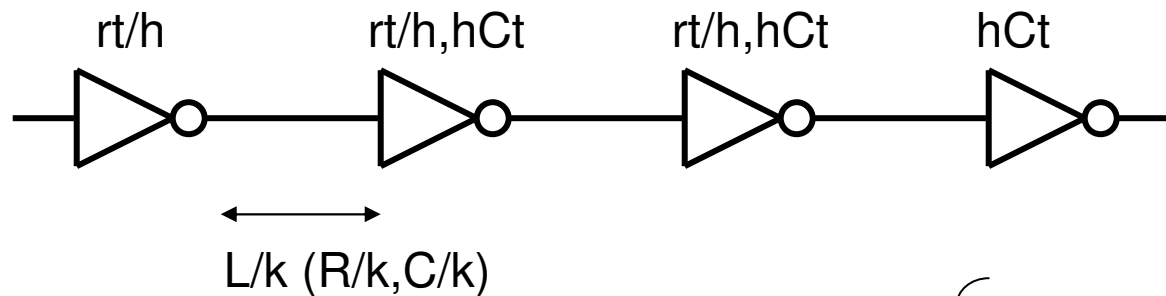
$$t_{0,9} = k \times \left[ 1.02 \times \frac{R}{k} \frac{C}{k} + 2.21 \times \left[ rt \times Ct + rt \times \frac{C}{k} + \frac{R}{k} \times Ct \right] \right]$$

## Repeaters (cont)

Si puo' calcolare il valore di k che corrisponde al minimo tempo di propagazione :

$$\frac{\partial t_{0.9}}{\partial k} = 0 \longrightarrow \left\{ \begin{array}{l} k = \sqrt{\frac{R \times C}{2.15 \times r t \times C t}} \\ t_{0.9} \cong 3 \times \sqrt{r t \times C t \times R \times C} + 2.2 \times (r t \times C + R \times C t) \end{array} \right.$$

Si puo' pensare di diminuire ulteriormente il tempo di propagazione potenziando driver e repeaters :



$$t_{0.9} \cong 3 \times \sqrt{r t \times C t \times R \times C} + 2.2 \times \left( \frac{r t}{h} \times C t + R \times C t \times h \right) \longrightarrow \left\{ \begin{array}{l} h = \sqrt{\frac{r t \times C}{R \times C t}} \\ t_{0.9} \cong 7.4 \times \sqrt{r t \times C t \times R \times C} \end{array} \right.$$

$$\frac{\partial t_{0.9}}{\partial h} = 0$$

## Repeaters (cont)

### Esempio numerico

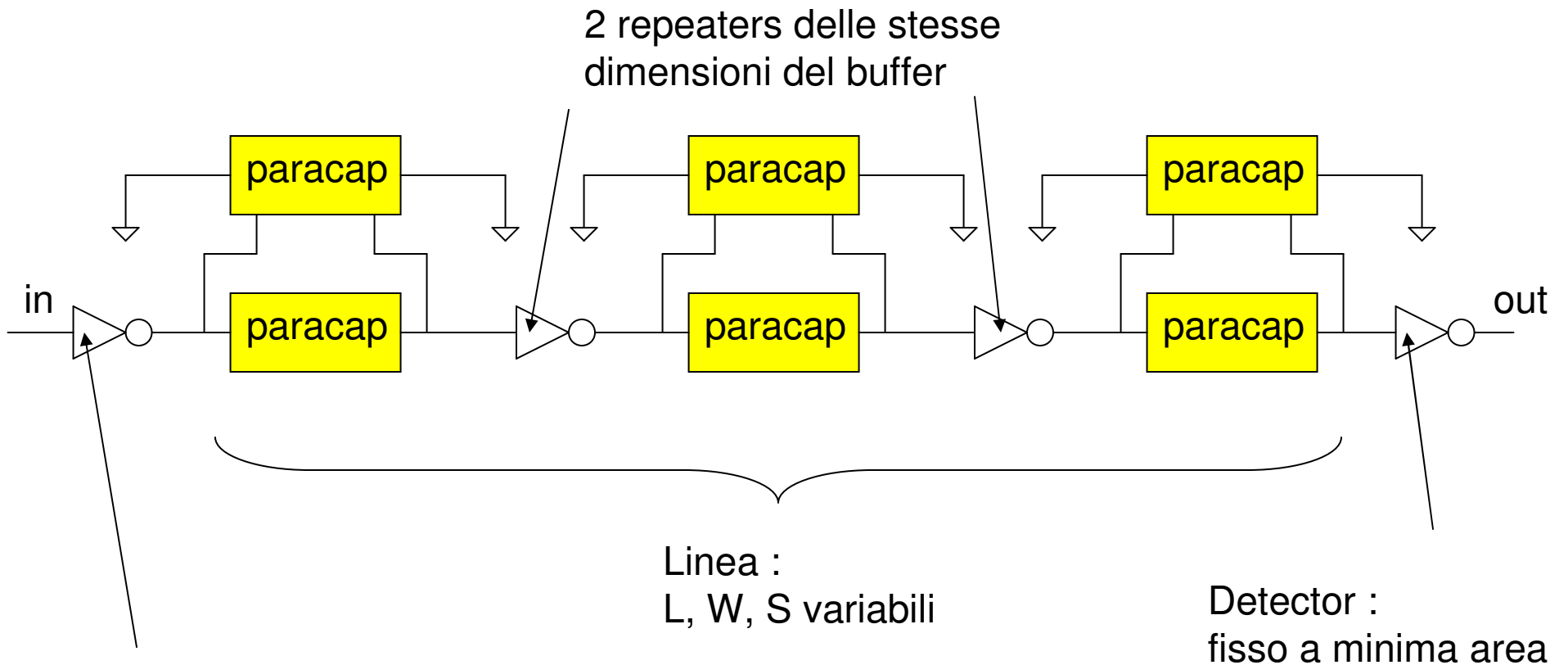
$R = 2000 \text{ ohms}$  ;  $C = 700 \text{ ff}$  ;  $r_t = 1500 \text{ ohms}$ ;  $C_t = 50 \text{ pf}$  : si ottiene  $t_{0.9} = 4.1 \text{ ns}$ .

Se si divide l'interconnessione in  $K = 3$  segmenti e si frappongono 2 repeaters ognuno di resistenza  $r_t = 1500 \text{ ohms}$  e  $C_t = 50 \text{ pf}$  si ottiene il minimo tempo di propagazione  $t_{0.9} = 3.4 \text{ ns}$ .

Se si potenzia il driver al punto di abbassare la sua resistenza di  $h = 3$ , si ottiene il minimo tempo di propagazione  $t_{0.9} = 2.9 \text{ ns}$ .



# Repeaters (cont)

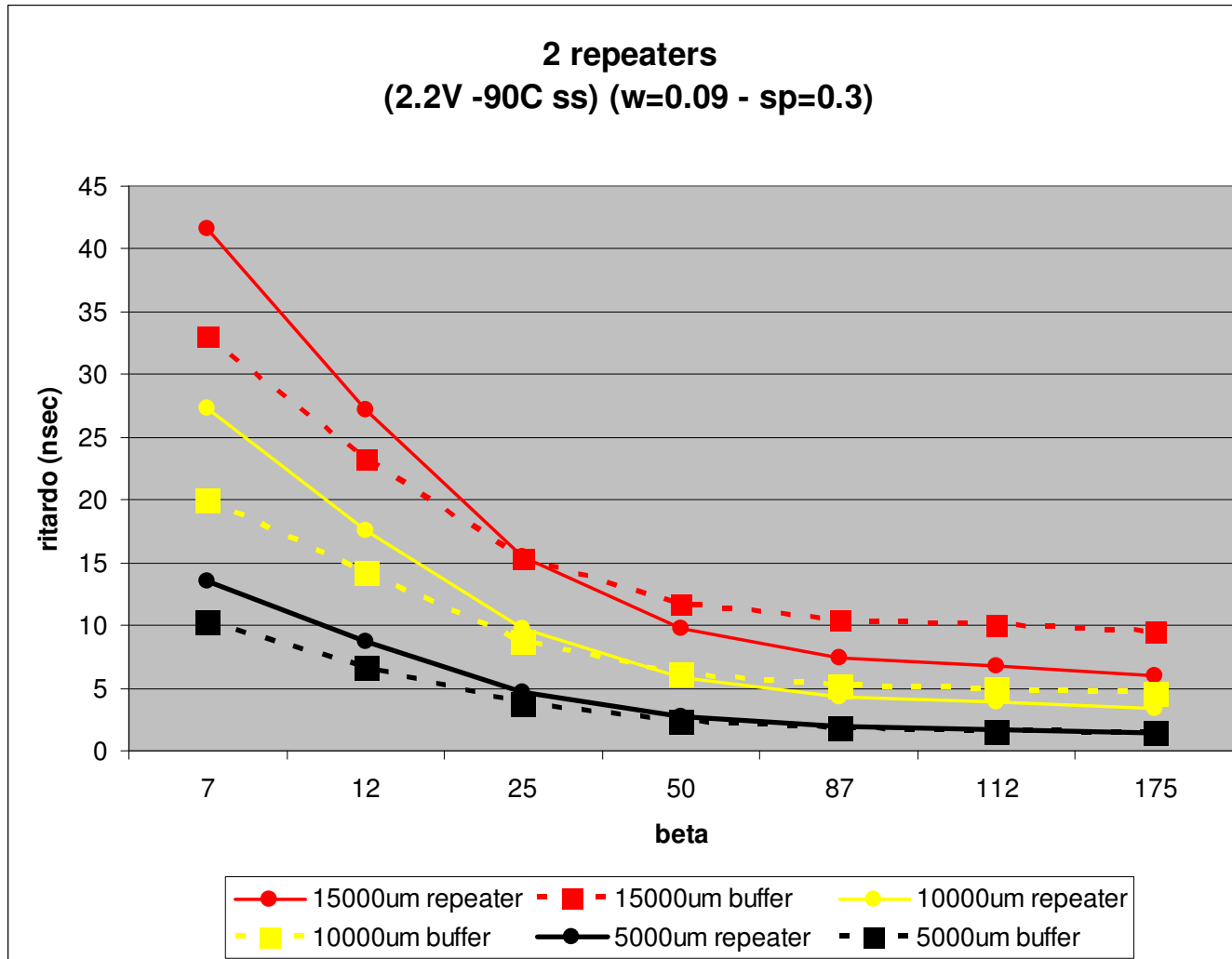


Buffer :  
 $\beta$  variabile

$$\beta = \beta_P = 2\beta_N$$

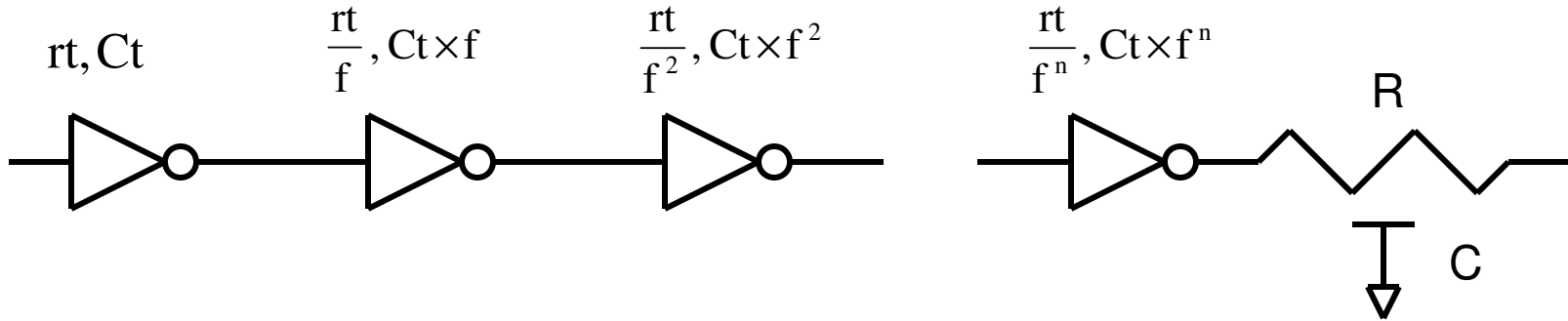
# Repeaters (cont)

L'uso di 2 repeaters inizia ad essere conveniente per  $\beta > 85$  (saturazione) e per lunghezze superiori a 10000  $\mu\text{m}$ .



# Cascade di drivers

[5 - p906]



$$t_{0.9} = (n-1) \times 2.21 \times r_t \times C_t \times f + \left[ 2.21 \times \frac{r_t}{f^{n-1}} + 1.01 \times R \right] \times C$$

$$\begin{aligned} \frac{\partial t_{0.9}}{\partial f} = 0 &\longrightarrow f^{-n} = \frac{C_t}{C} \\ \frac{\partial t_{0.9}}{\partial n} = 0 &\longrightarrow f^{-n} \times \ln f = \frac{C_t}{C} \end{aligned} \longrightarrow \begin{cases} f = e \\ n = \ln\left(\frac{C}{C_t}\right) \end{cases}$$

$$\min t_{0.9} = 2.21 \times e \times r_t \times C_t \times \ln\left[\frac{C}{C_t}\right] + 1.01 \times R \times C$$

# Cascade di drivers (cont)

## Esempio numerico

$R = 2000 \text{ ohms} ; C = 700 \text{ ff} ; r_t = 1500 \text{ ohms} ; C_t = 50 \text{ pf}$

$t_{0.9} = 4.1 \text{ ns}$

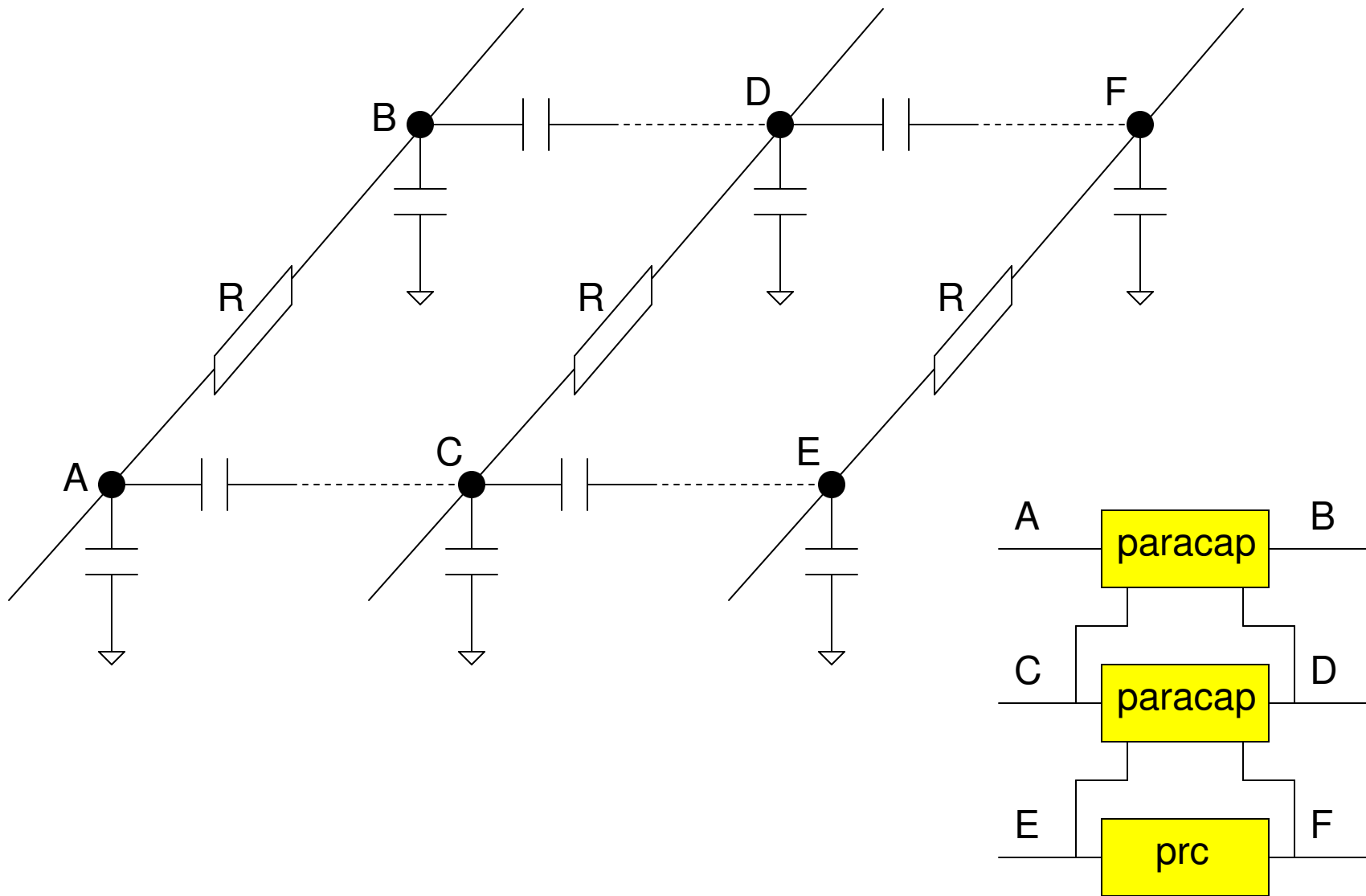
$n = \ln(700/50) = 3 ; r_t = 1500/e \text{ ohms} = 500 \text{ ohms} ; t_{0.9} = 2.75 \text{ ns}$

## **BIBLIOGRAFIA SPECIFICA RELATIVA ALLA PROPAGAZIONE**

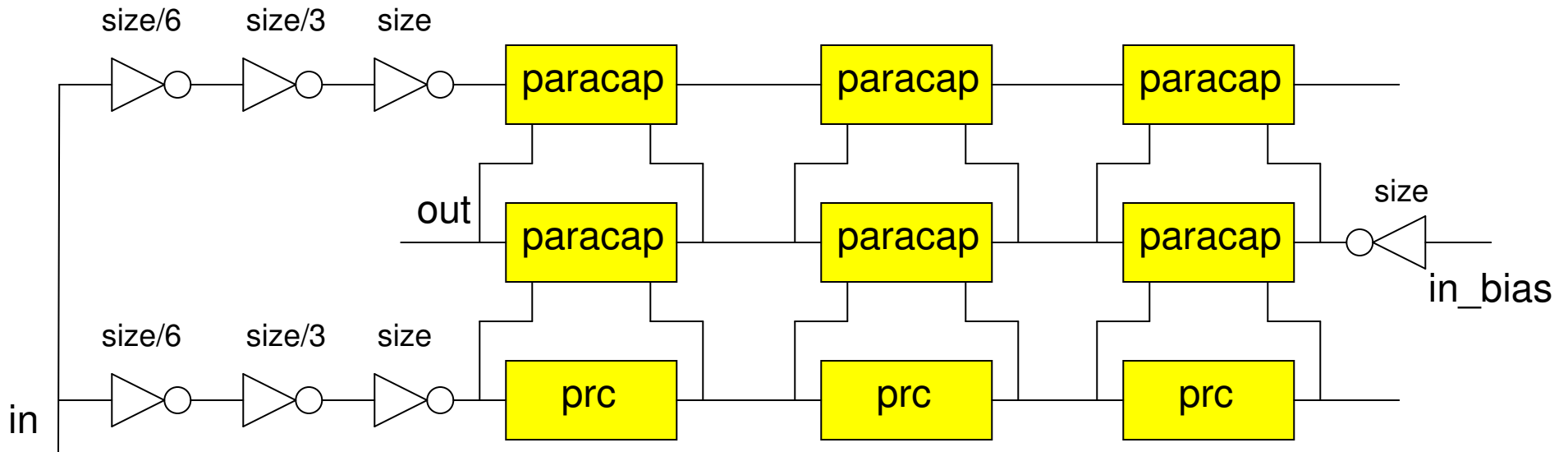
- [1] T. Sakurai.  
"Approximation of Wiring Delay in MOSFET LSI"  
IEEE Journal os Solid-State Circuits. Vol 18. N 14. August 1983
- [2] T. Sakurai.  
"Closed-form Expression for Interconnection Delay, Coupling and Crosstalk in VLSI's"  
IEEE Transactions on Electron Devices. Vol 40. N 1. January 1993
- [3] T. Sakurai.  
"Simple Formulas for Two- and Three- Dimensional Capacitances"  
IEEE Transactions on Electron Devices. Vol 30. N 2. 1993
- [4] Zhou.  
"Interconnection Delay in Very High speed VLSI"  
IEEE transactions on Circuits and Systems. Vol 38. N 7. 1991
- [5] Bakoglu.  
"Optimal Interconnection Circuits for VLSI"  
IEEE Transactions on Electron Devices. Vol 32. N 5. 1985

# Accoppiamenti

# Modello di interconnessione basato su paracap

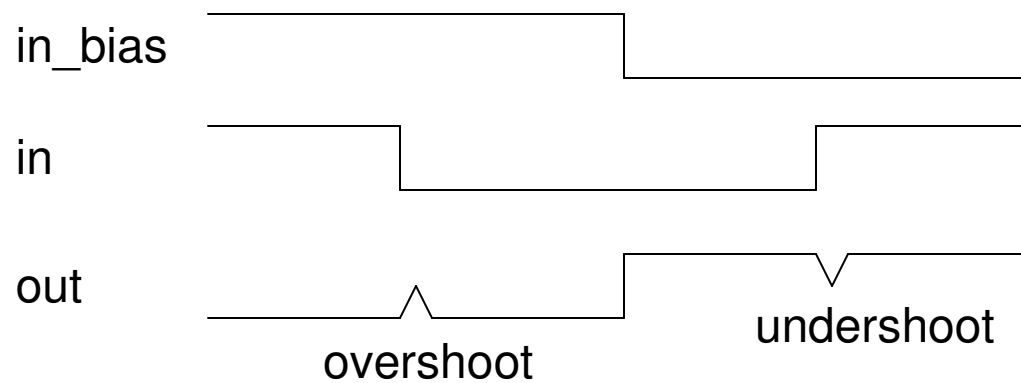


## Modello di interconnessione basato su paracap (cont)



$3 \text{ inv } \beta$

7	7	7
7	7	12
7	7	25
7	12	36
7	25	87
7	25	112
12	36	175



Il modello e' consistente con bus di interconnessione che viaggiano tutti insieme (ogni vittima ha due aggressori). In caso di solo due segnali che viaggiano uno accanto all'altro, il glitch di accoppiamento ha meta' ampiezza.



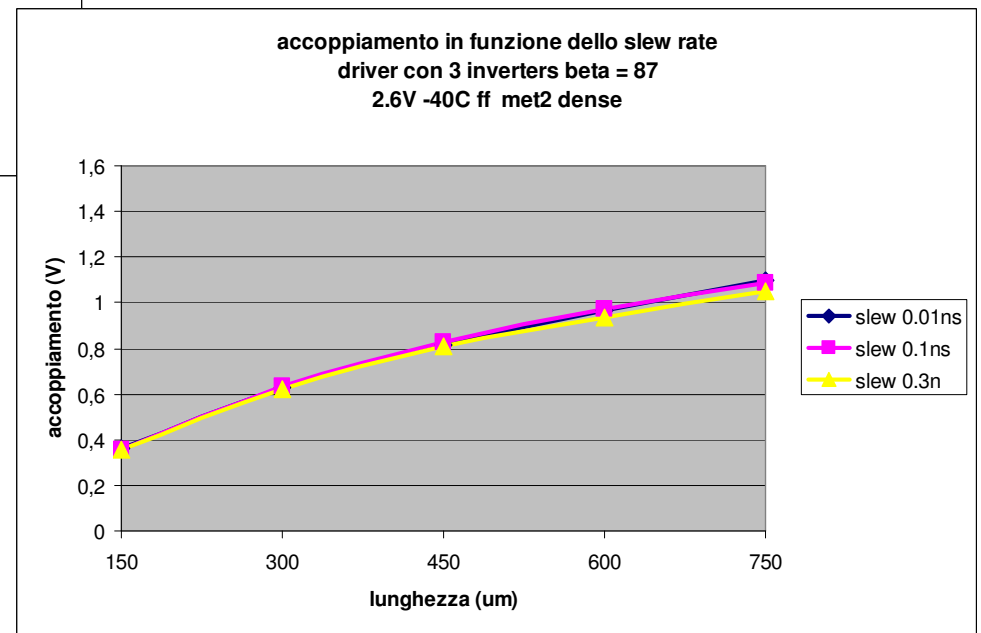
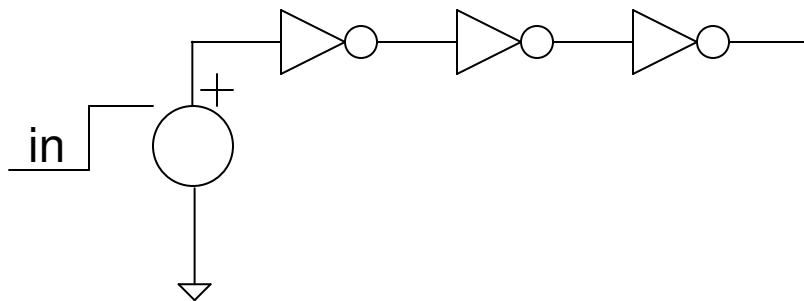
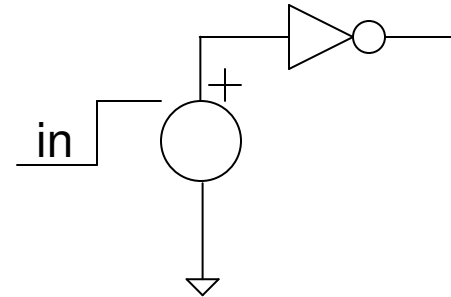
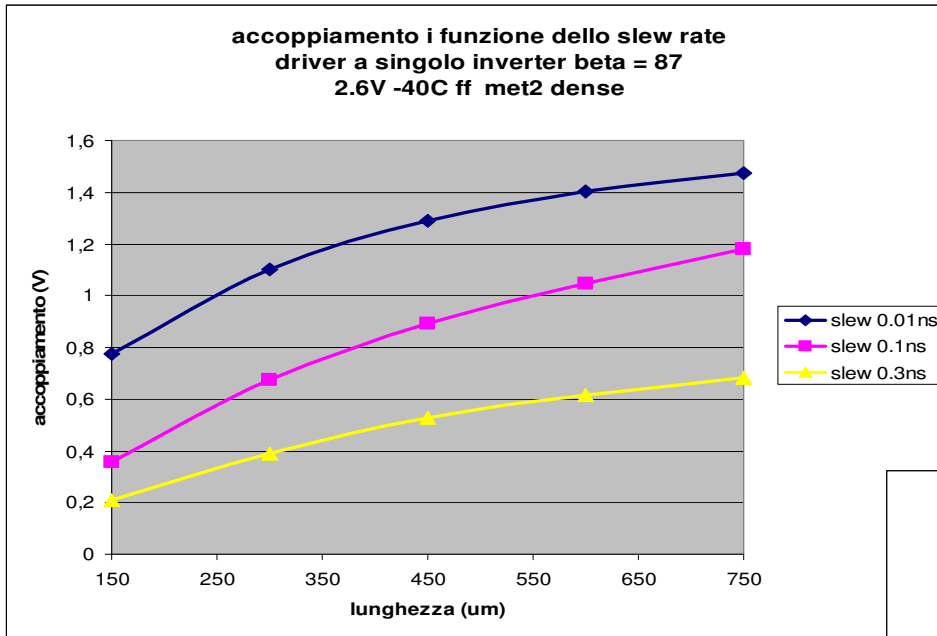
## Motivazione della organizzazione di driver con 3 inv :

Sono stati considerate due possibili configurazioni per i drivers : singolo inverter e 3 inverters.

Il caso di driver con inverter singolo pilotato da una forma d'onda a gradino ideale e' veramente un caso peggiore (eccessivamente peggiore) : l'accoppiamento e' molto alto e dipende dalla pendenza del gradino.

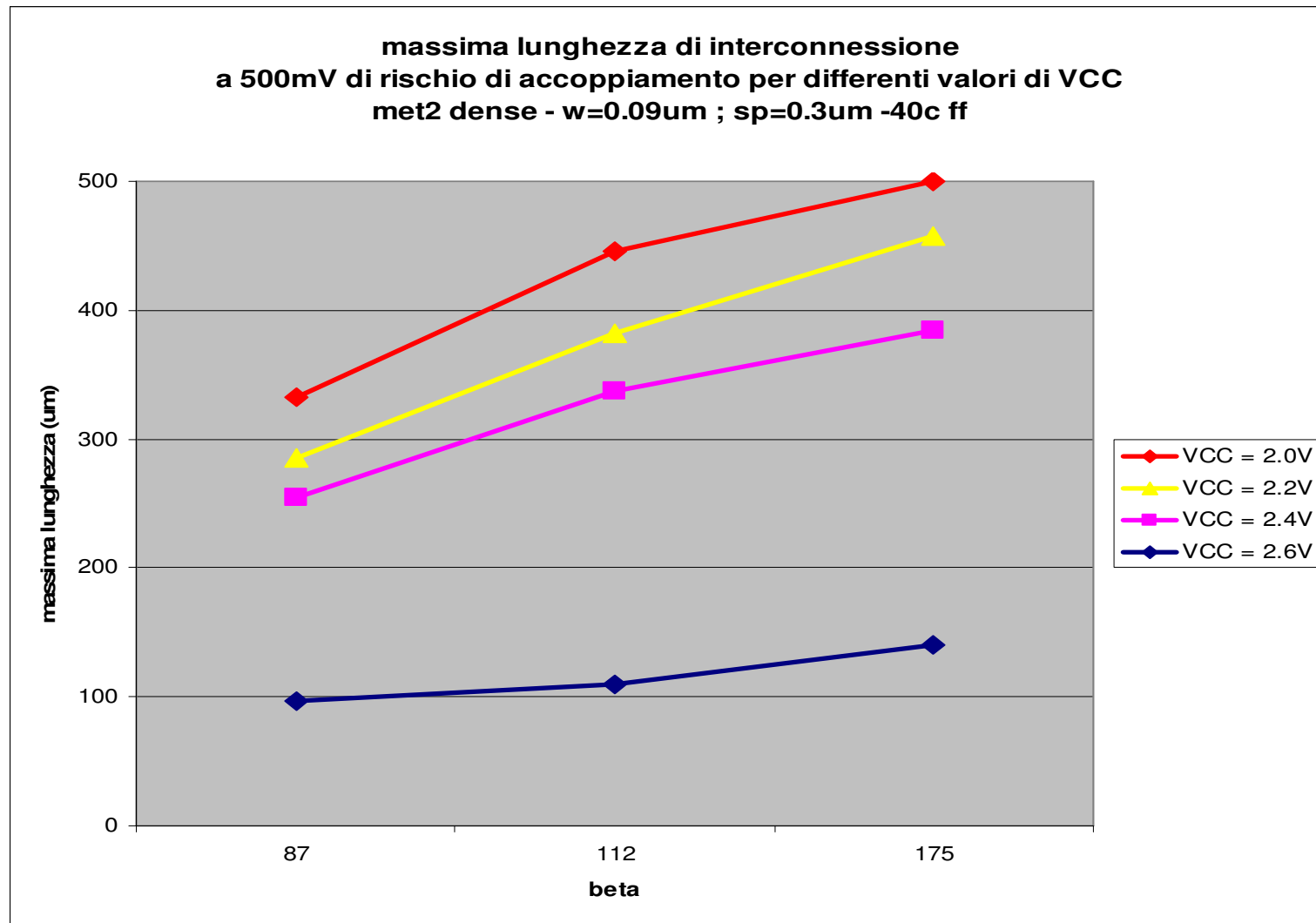
Il caso di driver a tre inverter e' piu' realistico : l'accoppiamento e' minore e non dipende dalla pendenza del gradino.

L'accoppiamento associato ad un driver con singolo inverter e' fortemente dipendente dalla pendenza del gradino di ingresso mentre la configurazione a tre inverter non dipende dalla pendenza.



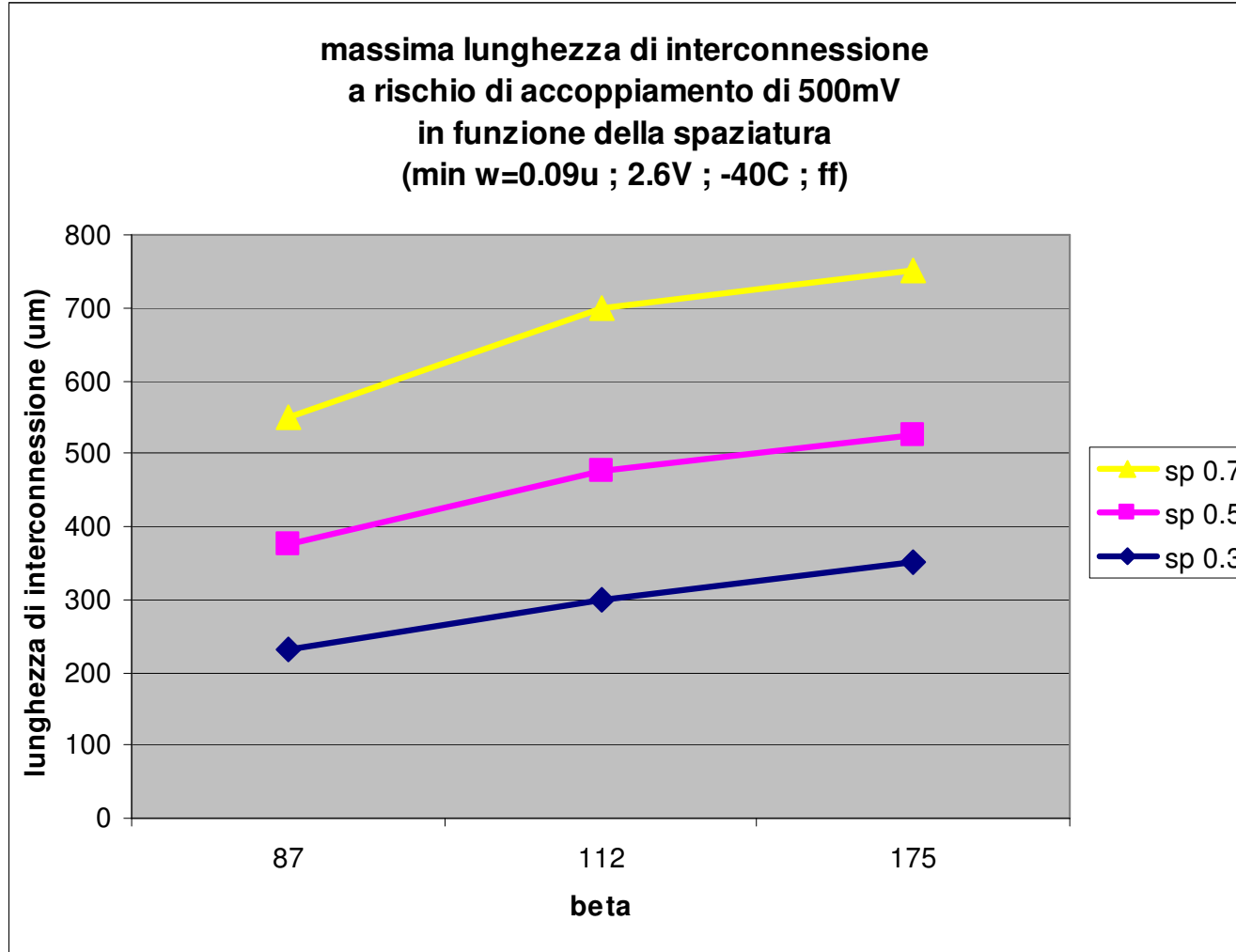
## Accoppiamento in funzione di VCC

L'accoppiamento e' influenzato da VCC. Il caso peggiore si ha per VCC alti.

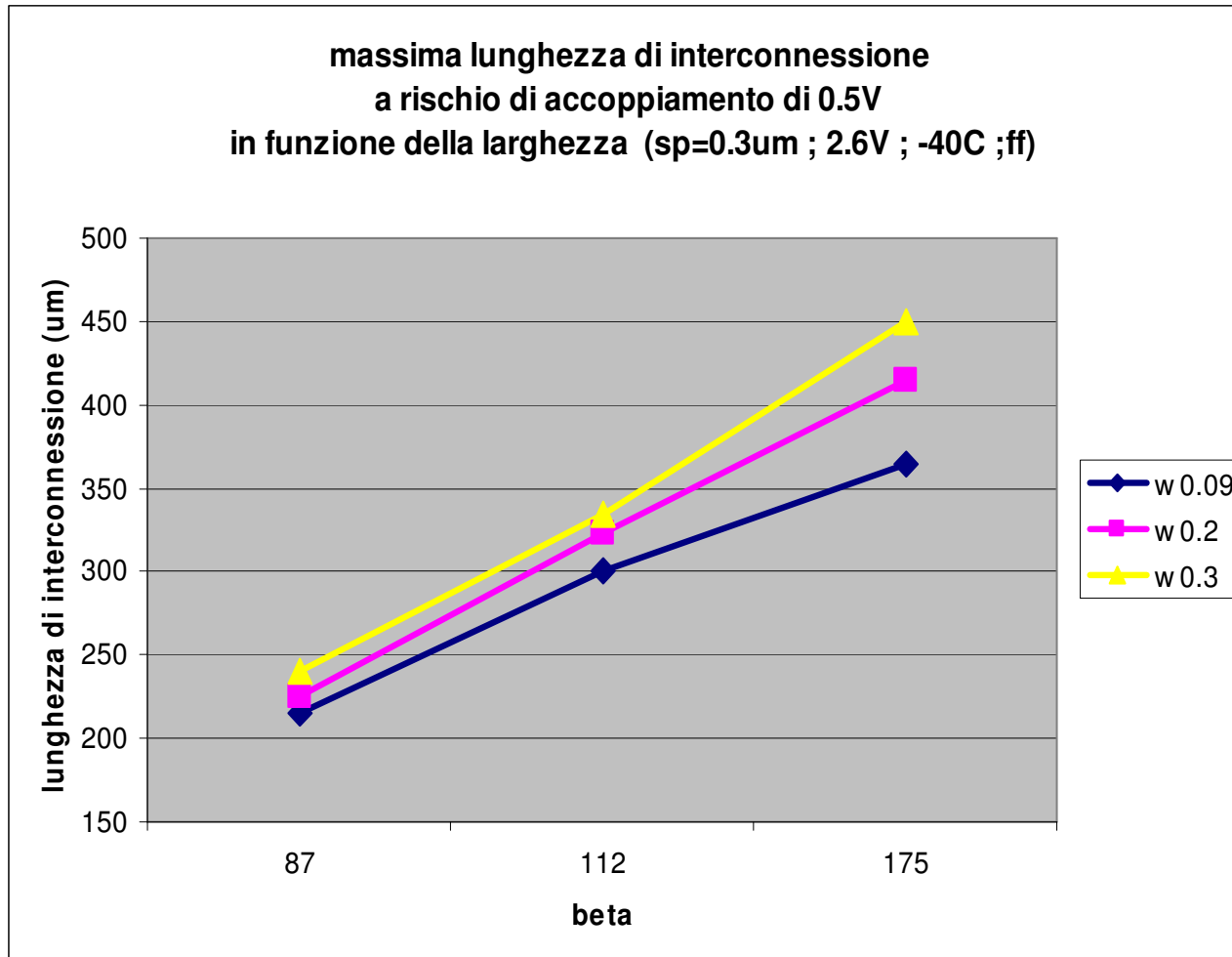


Accoppiamento in funzione della spaziatura (minima larghezza) :

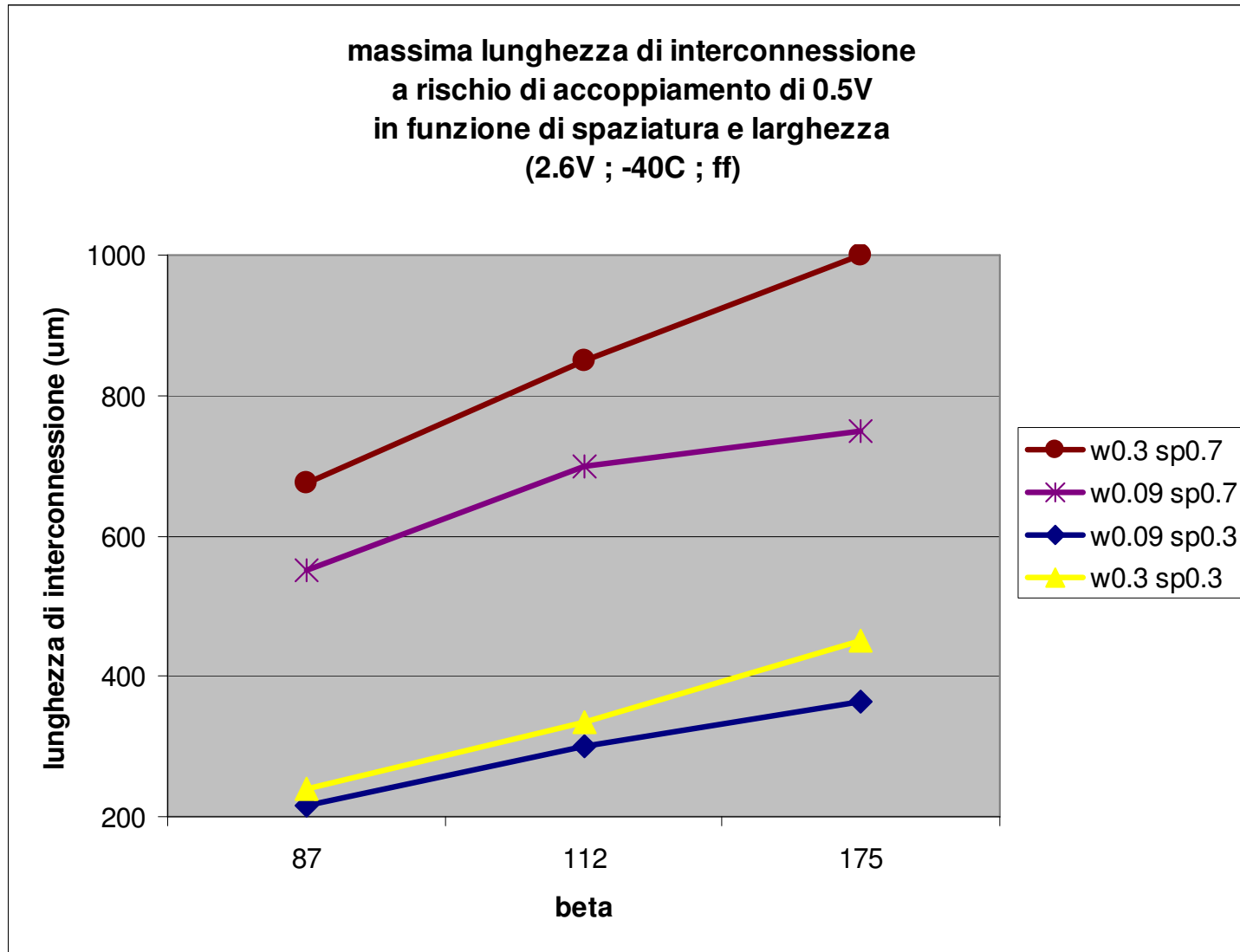
L'aumentare della spaziatura ha una notevole influenza sulla massima lunghezza di interconnessione.



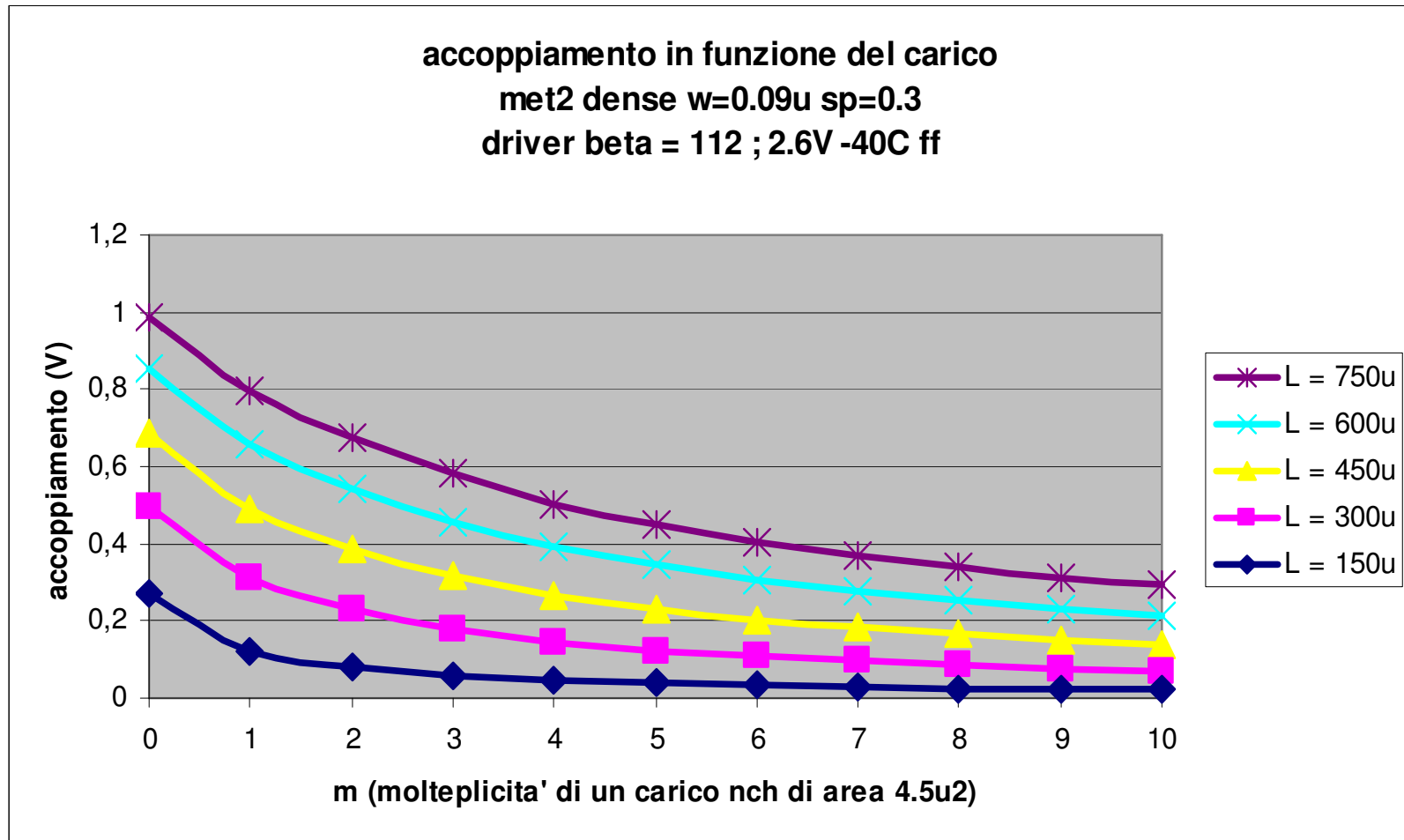
Accoppiamento in funzione della larghezza di interconnessione (minima spaziatura) :  
L'incremento della larghezza di interconnessione ha un impatto minimo sulla massima lunghezza di interconnessione.



# Accoppiamento in funzione della spaziatura e della larghezza

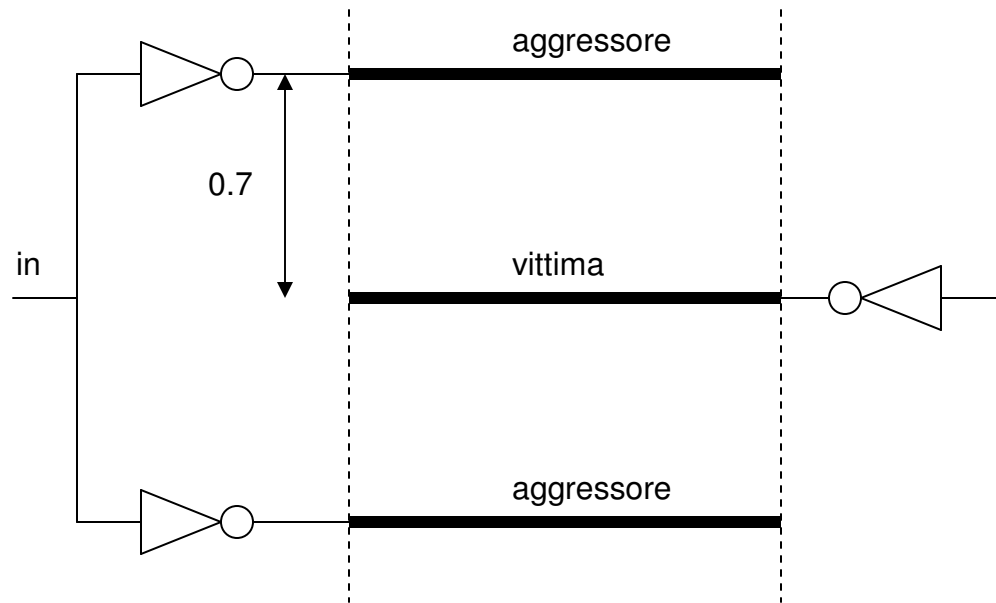


## Accoppiamento in funzione del carico



## Accoppiamento e schermatura

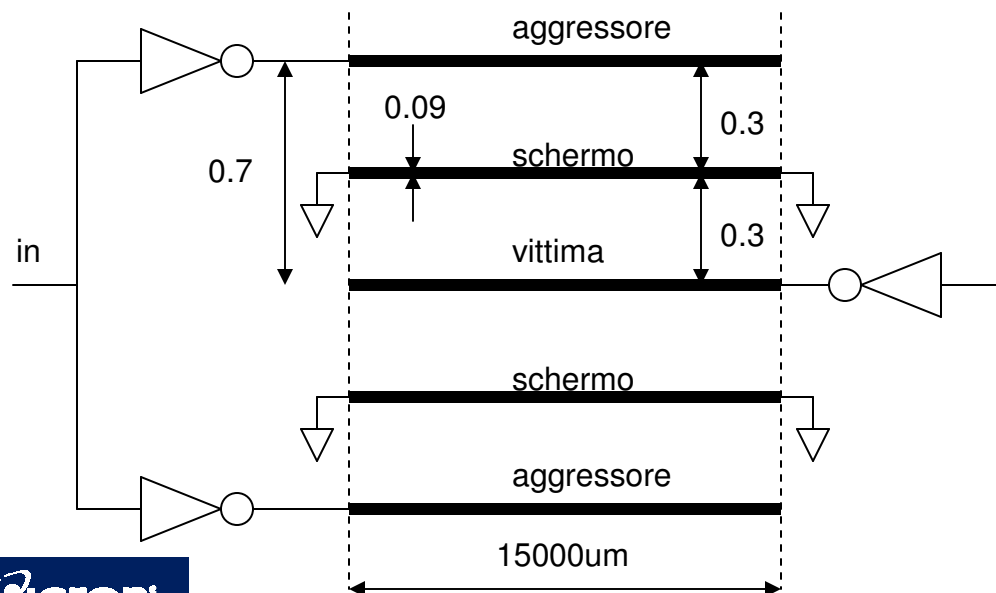
Drivers : primo inverter  $\beta = 7$  ; secondo inverter  $\beta = 25$  ; terzo inverter  $\beta = 87$



### SPAZIATURA

Accoppiamento = 1.3V (strong)  
Ritardo vittima : 6.5ns (weak)

Ritardo vittima alla minima  
spaziatura di 0.3u : 9.5ns (weak)



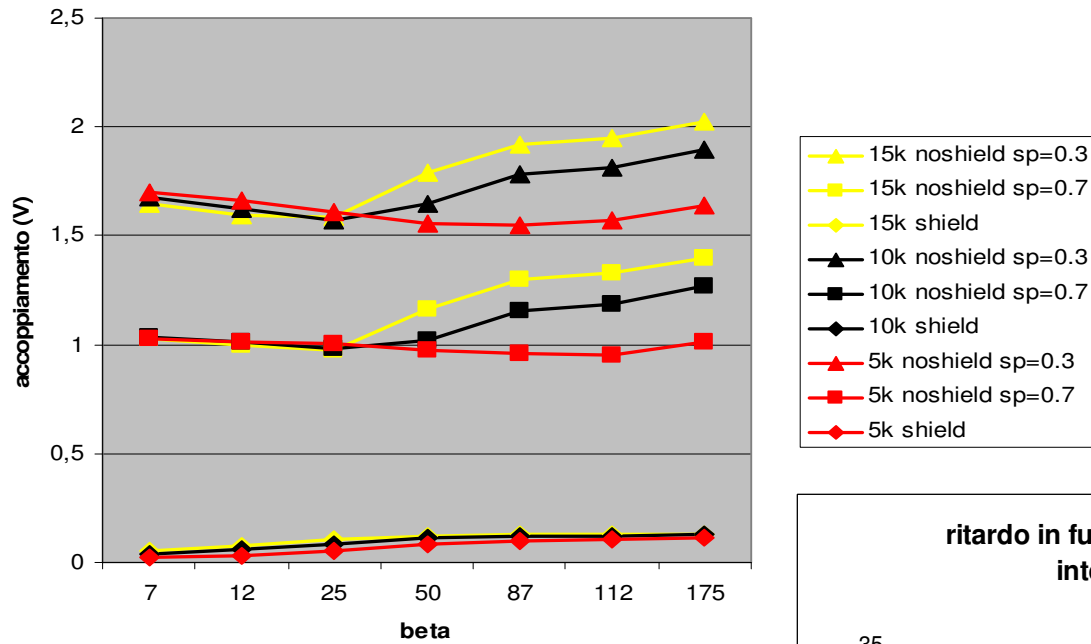
### SCHERMATURA

Accoppiamento = 0.13V  
puo' essere virtualmente  
azzerato se si usano piu'  
di due connessioni a gnd

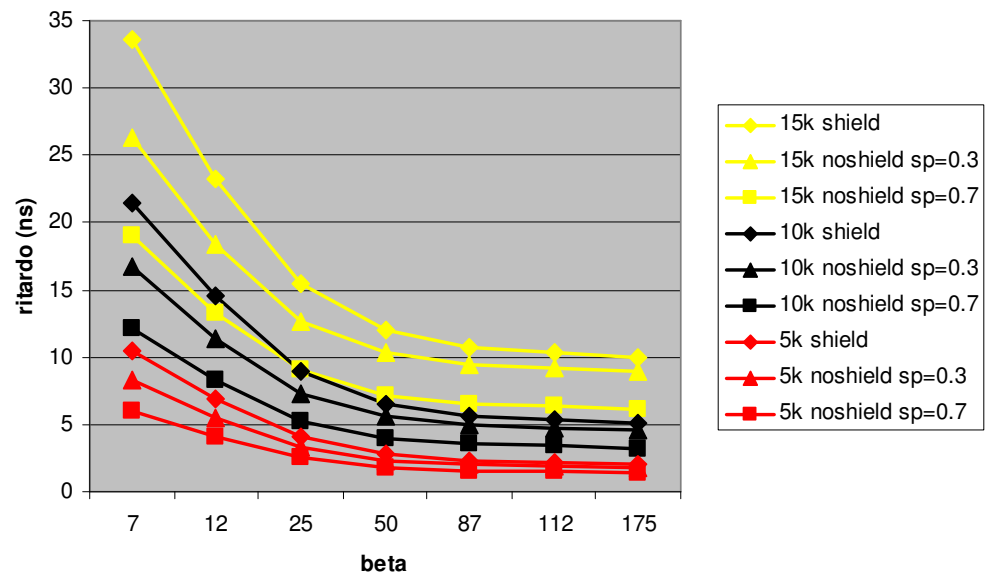
Ritardo vittima :  
10.7ns (weak)



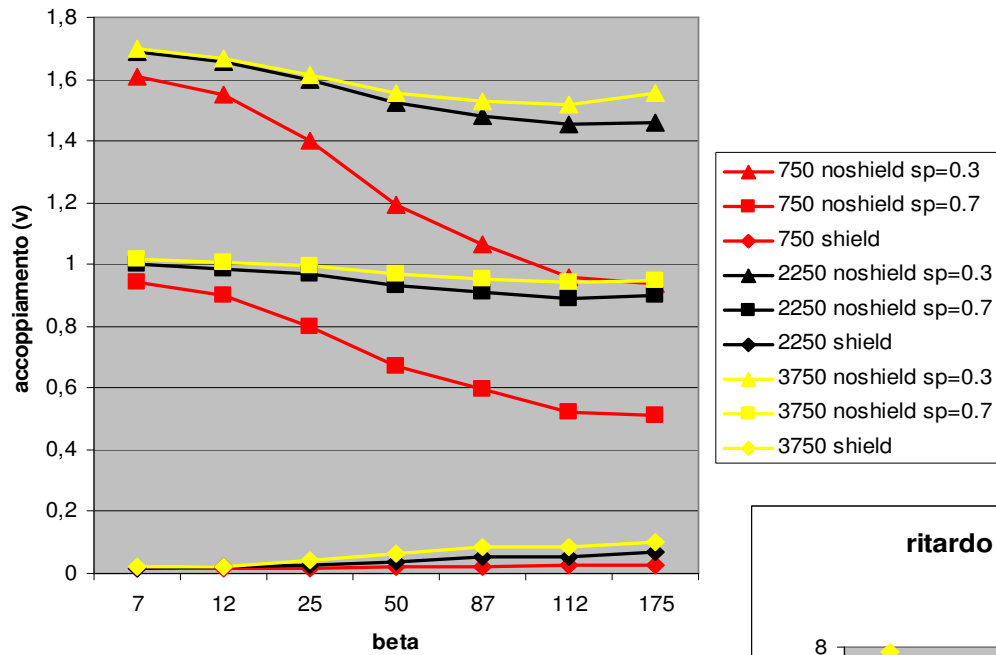
**accoppiamento in funzione  
della schermatura e della spaziatura  
interconnessioni lunghe - 2.6V -40C ff**



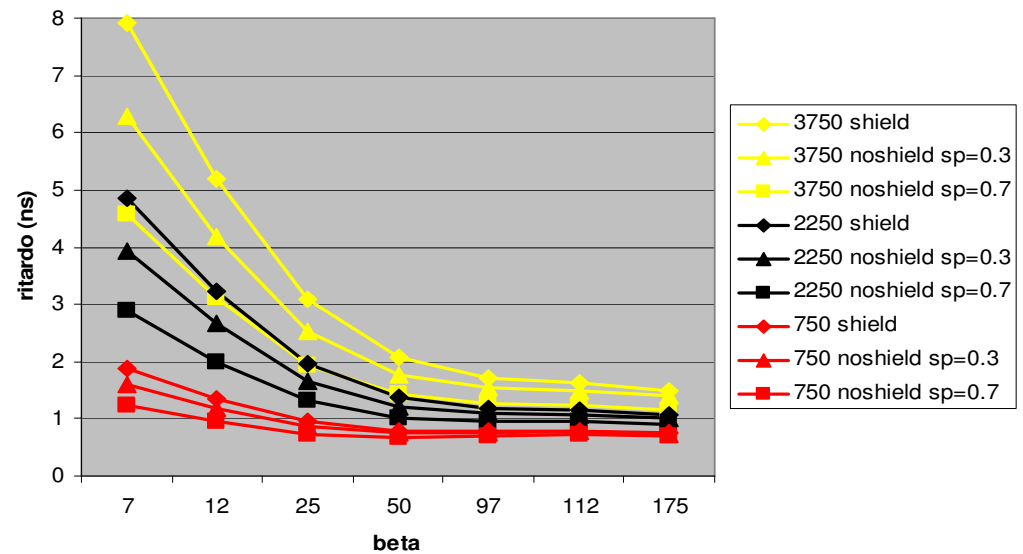
**ritardo in funzione della schermatura e della spaziatura  
interconnessioni lunghe - 2.2V 90C ss**



**accoppiamento in funzione della schermatura e della spaziatura linee di media lunghezza - 2.6V -40c ff**



**ritardo in funzione della schermatura e della spaziatura linee di media lunghezza- 2.2V 90C ss**

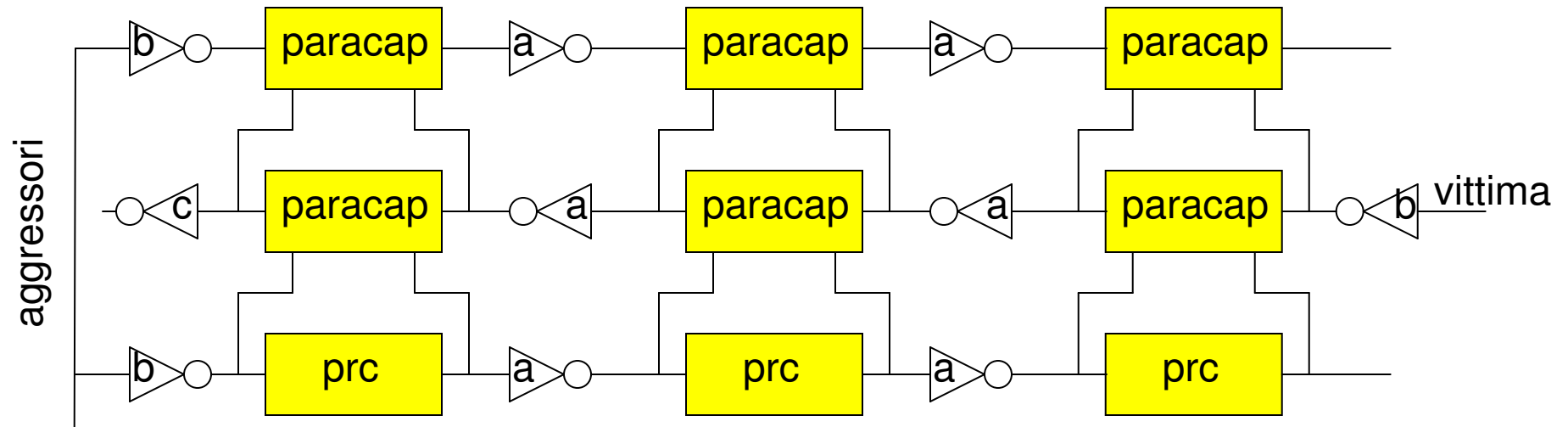


Sia per linee di media lunghezza (da 750u a 3750u) che per linee lunghe (da 5000u a 15000u) :

- \* La schermatura virtualmente azzerava l'accoppiamento (dipende dal numero di connessioni a gnd)
- \* Se si rimuove la schermatura, l'accoppiamento è circa il 55% meglio dell'accoppiamento con minima spaziatura
- \* Se si usa un driver con  $\beta > 85$ , l'extra ritardo sulla propagazione della vittima dovuta alla schermatura è circa 10% peggio rispetto alla minima spaziatura e circa 40% peggio rispetto alla rimozione della schermatura

## Accoppiamento e repeaters

### Repeaters allineati



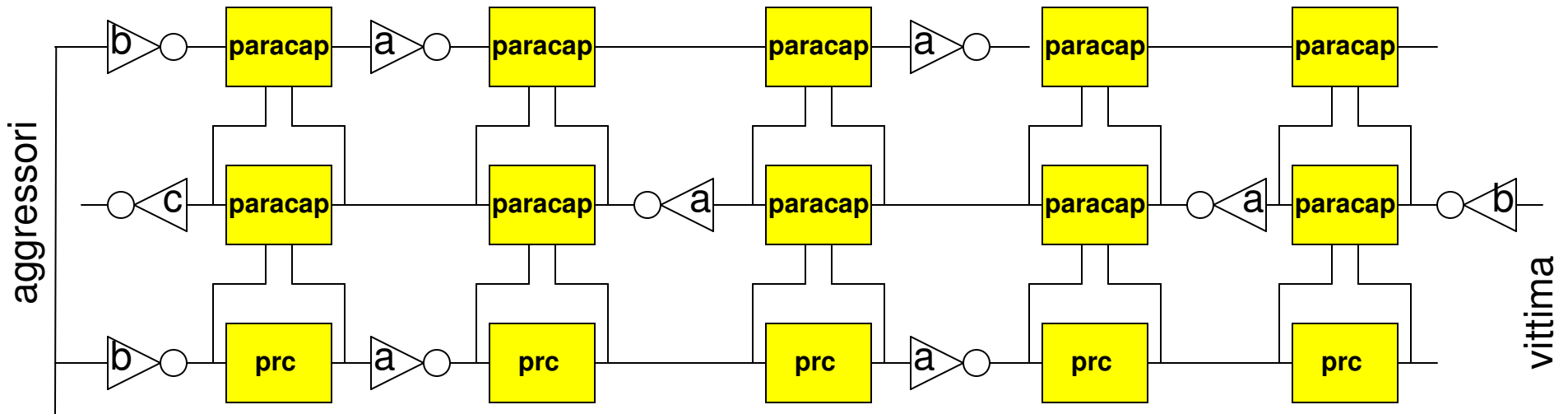
a = singolo inverter con  $\beta = x$

b = 3 inverters con  $\beta$  progressivi (l'ultimo con  $\beta = x$ )

c = singolo inverter con dimensione minima

## Accoppiamento e repeaters (cont)

### Accoppiamento e repeaters alternati

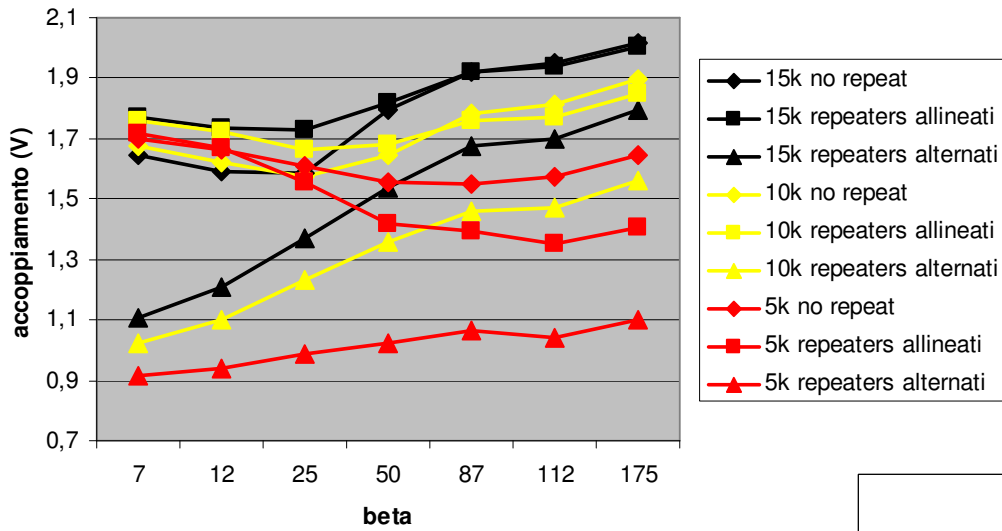


a = singolo inverter con  $\beta = x$

b = 3 inverters con  $\beta$  progressivi (l'ultimo con  $\beta = x$ )

c = singolo inverter con dimensione minima

accoppiamento in funzione dei repeaters  
 linee lunghe - w=0.09 sp=6.20.3  
 2.6V -40C ff



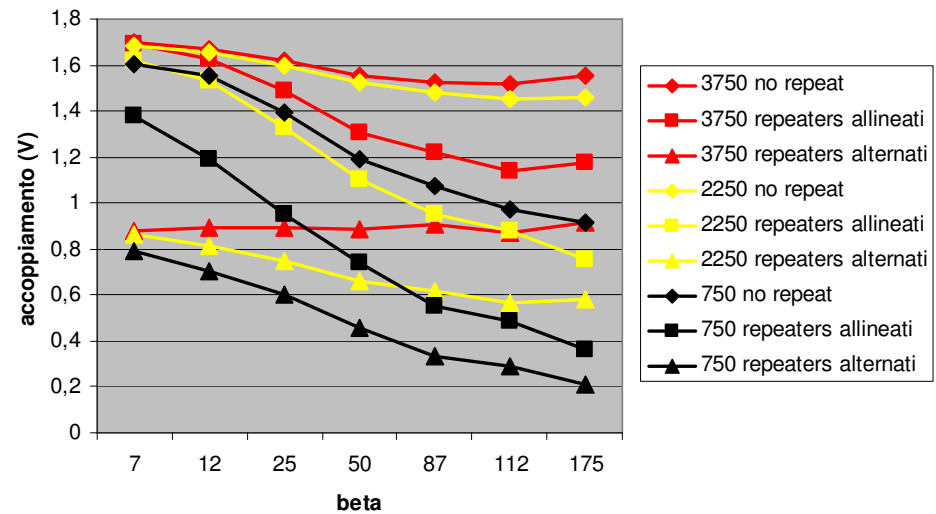
miglioramento dell'accoppiamento

112 175	lunghe dist fino 10k
allineati	0%
alternati	20%

miglioramento dell'accoppiamento

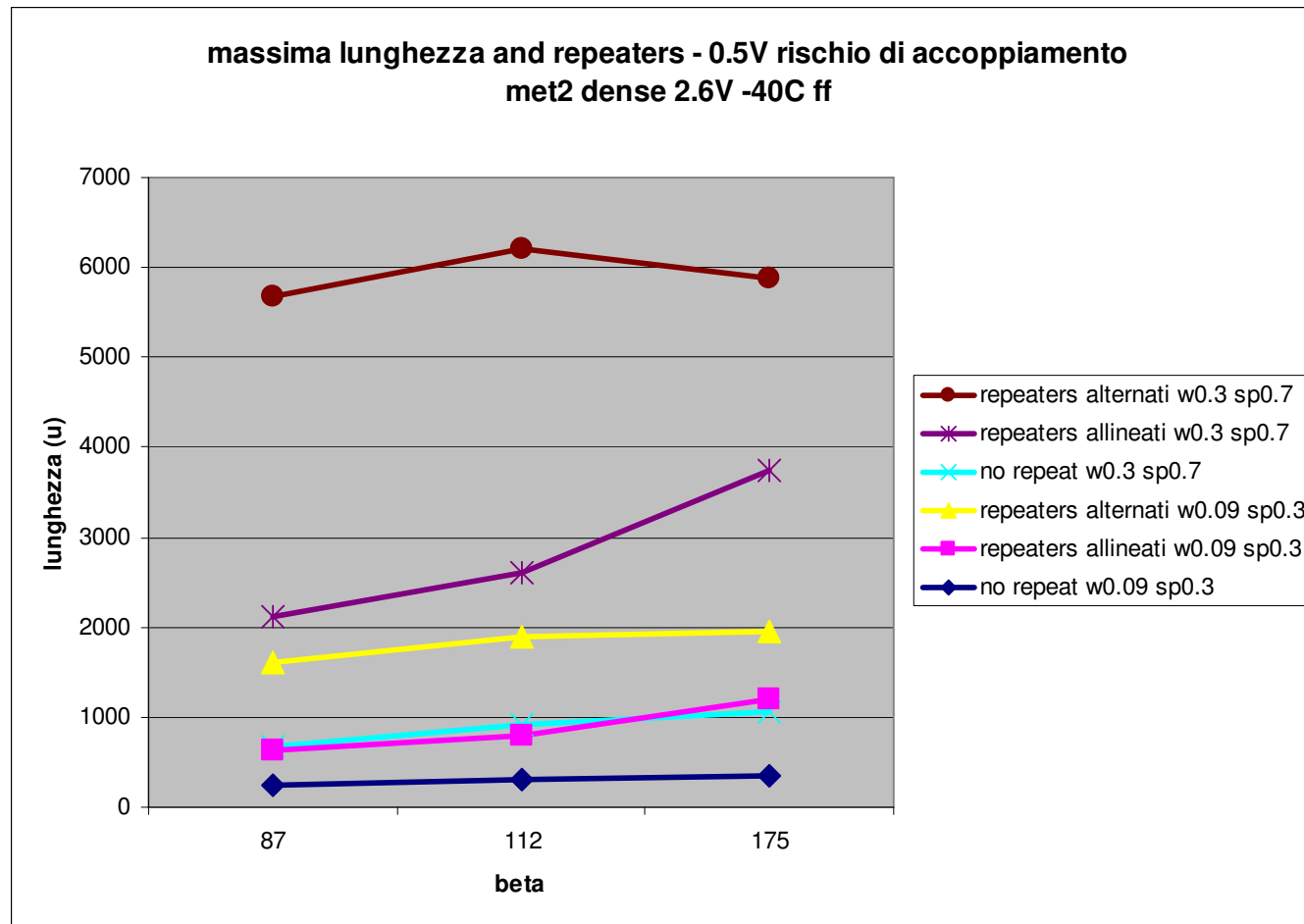
112 175	corte dist fino 750	Medie dist fino 3750
allineati	60%	20%
alternati	75%	40%

accoppiamento in funzione dei repeaters  
 linee medie - w=0.09 sp=0.3  
 2.6V -40C ff



Repeaters allineati migliorano la lunghezza permessa di circa 3 volte mentre i repeaters alternati migliorano la lunghezza permessa di 6 volte.

L'effetto dei repeaters in caso di  $w=0.3$   $sp=0.7$  e' circa 3 volte piu' grande rispetto al caso  $w=0.09$   $sp=0.3$



## Elaborazione di un sistema DRC (Design Rule Check) per rilevare situazioni di rischio di accoppiamento

Un sistema automatico permette per ogni linea di interconnessione di estrarre dal layout informazioni relative a :

- 1) beta del driver
- 2) dimensioni del carico collegato
- 3) lunghezza di interconnessione che viaggia parallela ad un'altra linea posta a distanza inferiore ad una certa quantita' (es:  $0.7u$ ). Distanze maggiori non influiscono molto.

Una tabella riporta, per un insieme di beta del driver e per un insieme di dimensioni del carico, il valore massimo che si puo' tollerare per una interconnessione con le seguenti assunzioni :

- 1) la linea e' affiancata da due linee in met2 che viaggiano parallele ad essa alla minima distanza ( $0.09u$ )
- 2) le due linee parallele commutano nello stesso istante e nella stessa direzione
- 3) l'entita' dell'accoppiamento e' inferiore a  $0.5V$

Se la lunghezza di interconnessione e' superiore a quella della tabella, la linea e' considerata vittima ed un intervento deve essere effettuato per debellare il rischio.

Il sistema puo' essere ottimizzato perche' vengono rilevati molti falsi errori dovuti alle assunzioni che sono spesso molto piu' pessimistiche del caso reale che deve essere opportunamente valutato prima di effettuare qualsiasi intervento.



Tavola che riporta le lunghezze permesse di interconnessione che producono un accoppiamento inferiore a 0.5V (esempio : se il driver ha un beta compreso tra 25 e 50 e l'area di load e' compresa tra 11u2 e 12u2 allora la lunghezza di interconnessione non puo' superare 405u).

area carico (um2)	beta (um)						
	7	12	25	50	87	112	175
0	0	0	69	145	227	303	361
1	30	30	100	175	257	333	391
2	61	61	130	206	288	364	422
3	91	91	161	236	318	394	452
4	122	122	191	267	349	425	483
5	152	152	222	297	379	455	513
6	183	183	252	328	410	486	544
7	213	213	283	358	440	516	574
8	244	244	313	389	471	547	605
9	274	274	344	419	501	577	635
10	305	305	374	450	532	608	666
11	335	335	405	480	562	638	696
12	366	366	435	511	593	669	727
13	396	396	466	541	623	699	757
14	427	427	496	572	654	730	788
15	457	457	527	602	684	760	818
16	488	488	557	633	715	791	849
17	518	518	588	663	745	821	879
18	549	549	618	694	776	852	910
19	579	579	649	724	806	882	940
20	610	610	679	755	837	913	971
21	640	640	709	785	867	943	1001
22	671	671	740	816	898	974	1032

# LINEE GUIDA

## Linee guida per i buffers

= Usare un singolo buffer con  $\beta = 112$  per una L fino a 5000u

## Linee guida per interconnessioni e repeaters

= Per  $L > 5000u$  il ritardo di propagazione puo' essere migliorato con le seguenti azioni:

- . Incrementare la larghezza da 0.09u a 0.2u
- . Incrementare la spaziatura da 0.3u a 0.5u
- . Dividere la lunghezza totale in 3 segmenti e usare 2 repeaters con  $\beta = 112$

## Linee guida per gli accoppiamenti

= Si deve prestare attenzione agli accoppiamenti indipendentemente dal fatto che i segnali siano veloci, lenti o statici

= L' accoppiamento puo' essere fatale se il circuito finale e' un latch

= L'aumento della larghezza non ha un effetto vistoso sull'accoppiamento mentre un significativo miglioramento si puo' ottenere aumentando la spaziatura

= Per avere un rischio di accoppiamento inferiore a 0.5V usare i seguenti criteri :

. $\beta = 87$	w=0.09 sp=0.3	→	length < 225um
	w=0.3 sp=0.7	→	length < 700um
. $\beta = 112$	w=0.09 sp=0.3	→	length < 300um
	w=0.3 sp=0.7	→	length < 850um

= usare DRC per rilevare situazioni rischiose per accoppiamento

### **Linee guida per accoppiamento e repeaters**

- = Le lunghezze consentite possono essere aumentate di 3 volte se si divide la linea in 3 porzioni e si usano repeaters allineati
- = Le lunghezze consentite possono essere aumentate di 6 volte se si divide la linea in 3 porzioni e si usano repeaters alternati

### **Linee guida per la schermatura**

- = Tecniche di schermatura possono drasticamente migliorare l'accoppiamento con una penalita' di propagazione del 10% rispetto al caso di spaziatura minima e del 40% rispetto al caso di assenza di schermo.

# **TUTORIALS RELATIVI A SIGNAL INTEGRITY**

F. Caignet, S. Delmas-Bendhia, E. Sicard

The Challenge of Signal Integrity in Deep-Submicrometer CMOS Technology  
Proceeding of the IEEE, V. 89, N. 4, April 2001, pp. 556-573

D. Sylvester, C. Hu

Analytical Modeling and Characterization of Deep-Submicrometer Interconnect  
Proceeding of the IEEE, V. 89, N. 5, May 2001, pp. 634-664