

Elettronica digitale – parte 2

Prof. Hajj Ali

Per info

hajjali2000@yahoo.it

Forme canoniche

Forme canoniche: Permette di trovare la funzione di commutazione o l'espressione logica (non minima) corrispondente ad una tabella di verità.

Le forme canoniche sono due:

1^a forma canonica detta anche **S.O.P. / SP** (Sum Of Products, **somma dei prodotti**)

Per rappresentare una generica tabella di verità mediante la prima forma canonica bisogna:

- considerare **solo le righe** della tabella in corrispondenza delle quali **l'uscita vale 1**;
- ognuna di tali righe corrisponde a un **prodotto logico AND** (detto **mintermine**) di tutte le variabili, vengono **negate** (NOT) se **valgono zero** e dirette se valgono uno;
- **l'uscita** è data dalla **somma logica OR** di tutti i mintermini così individuati.

2^a forma canonica detta anche **(P.O. S / PS)** (Prodotto delle somme) Per la seconda forma canonica bisogna:

- considerare solo le righe della tabella in corrispondenza delle quali l'uscita vale 0;
- ognuna di tali righe corrisponde a una somma logica OR (detto *maxtermine*) di tutte le variabili, prese negate se valgono uno e dirette se valgono zero;
- l'uscita è data dal prodotto logico AND di tutti i maxtermini così individuati.

1^a forme canoniche

Esercizio risolto con la prima forma canonica: data la seguente di tabella

Consideriamo tutte le righe(tre) in corrispondenza delle quali l'uscita vale 1 e scriviamo per ognuna di esse il mintermine corrispondente:

A	B	C	Y	Mintermine
0	0	0	0	
0	0	1	0	
0	1	0	1	$\bar{A} \cdot B \cdot \bar{C}$
0	1	1	0	
1	0	0	1	$A \cdot \bar{B} \cdot \bar{C}$
1	0	1	0	
1	1	0	1	$A \cdot B \cdot \bar{C}$
1	1	1	0	

L'espressione logica in forma canonica si ottiene facendo la somma (OR) dei mintermini trovati:

$$Y = \bar{A} \cdot B \cdot \bar{C} + A \cdot \bar{B} \cdot \bar{C} + A \cdot B \cdot \bar{C}$$

Esercizio: progettare il circuito della porta logica XNOR

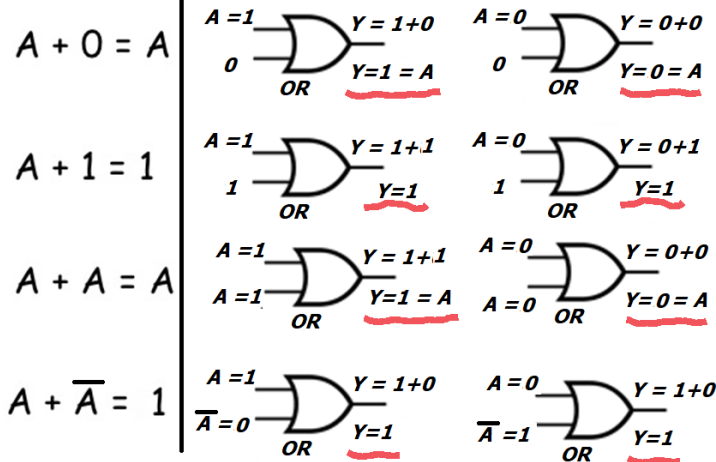
1^a forma canonica - minimizzazione

- ad una tabella di verita' possono corrispondere piu' circuiti
- da un punto di vista progettuale, occorre costruire circuiti con il **minimo numero** di porte logiche.

in generale, per la semplificazione/minimizzazione di una forma canonica, si ricorre spesso (usando i **teoremi dell'algebra booleana**).

Gli assiomi forniscono i risultati degli operatori sull'insieme di simboli che si vedano sulle porte logiche.

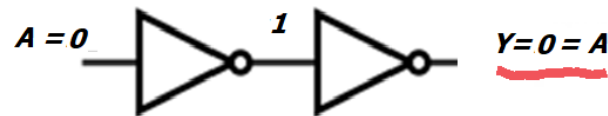
Assiomi



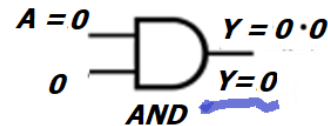
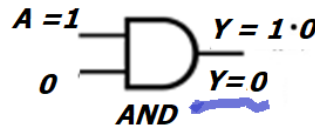
1^a forma canonica - minimizzazione

Assiomi

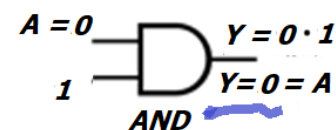
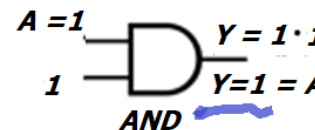
$$\overline{\overline{A}} = A$$



$$A \cdot 0 = 0$$



$$A \cdot 1 = A$$



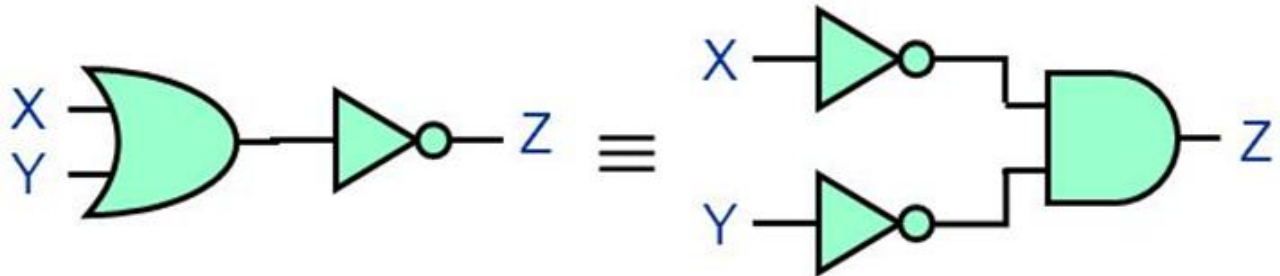
La memorizzazione delle regole sarà più semplice se vengono associate alle porte logiche.

Teoremi di De Morgan

La prima legge di De Morgan

Il complemento della somma è uguale al prodotto dei complementi

$$\overline{x+y} = \bar{x} \cdot \bar{y}$$

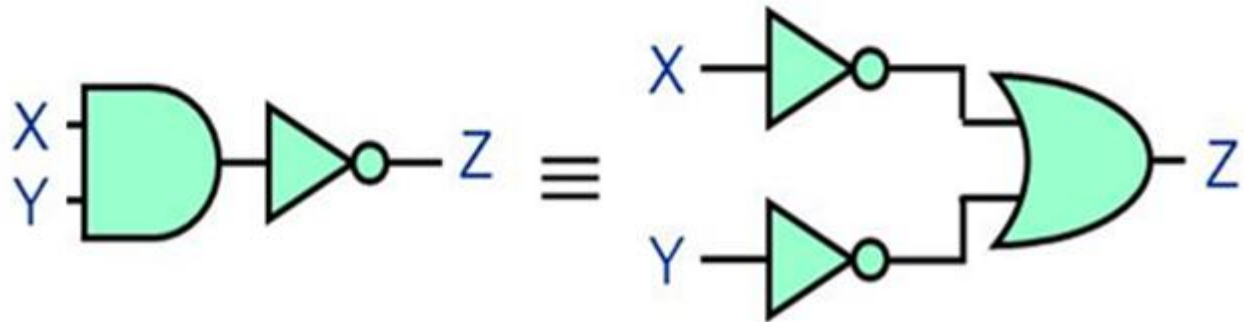


1^a forma canonica - minimizzazione

La seconda legge di De Morgan

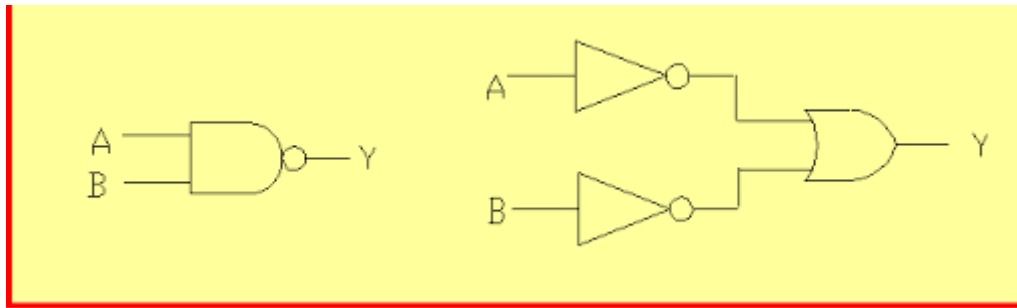
Il complemento del prodotto è uguale alla somma dei complementi

$$\overline{x \cdot y} = \bar{x} + \bar{y}$$



1^a forma canonica - minimizzazione

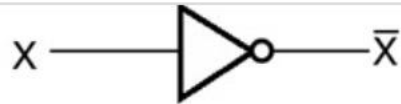
2 teorema di De Morgan



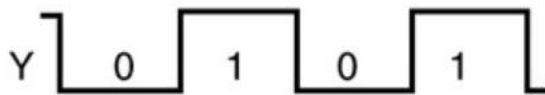
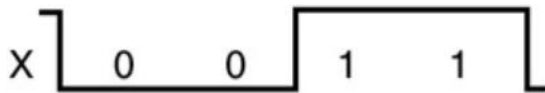
Diagrammi temporali

Teorema di De Morgan

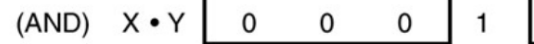
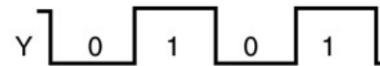
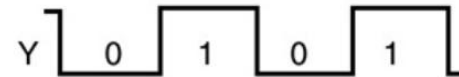
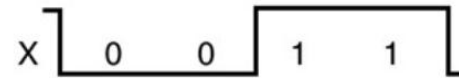
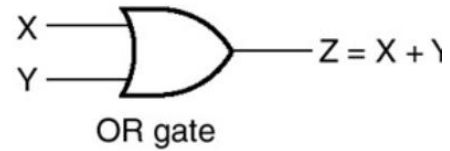
inverter



~~NOT gate or inverter~~



gate OR



Diagrammi temporali

Fonti

<https://giphy.com/gifs/>

<http://www.edutecnica.it/elettrotecnica/alternata/alternata.htm>

http://www.vitobarone.it/elettronica/porte_logiche.htm

<http://www.dacrema.com/Informatica/portelogic.htm>

